

11.11.2004

日本特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2003年11月18日

REC'D. 09 DEC 2004

出願番号
Application Number: 特願2003-388318

WIPO PCT

[ST. 10/C]: [JP2003-388318]

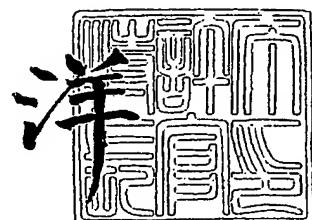
出願人
Applicant(s): ソニー株式会社

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年10月26日

特許庁長官
Commissioner,
Japan Patent Office

小川



出証番号 出証特2004-3096721

【書類名】 特許願
【整理番号】 0390571804
【提出日】 平成15年11月18日
【あて先】 特許庁長官殿
【国際特許分類】 G11B 20/18
【発明者】
 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社内
 【氏名】 林 健一
【発明者】
 【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社内
 【氏名】 遠藤 真樹
【発明者】
 【住所又は居所】 神奈川県横浜市保土ヶ谷区神戸町134番地 ソニー・エルエス
 【氏名】 アイ・デザイン株式会社内
 【氏名】 大濱 智宏
【特許出願人】
 【識別番号】 000002185
 【氏名又は名称】 ソニー株式会社
【代理人】
 【識別番号】 100082131
 【弁理士】
 【氏名又は名称】 稲本 義雄
 【電話番号】 03-3369-6479
【手数料の表示】
 【予納台帳番号】 032089
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9708842

【書類名】特許請求の範囲**【請求項1】**

データ格納媒体に格納されるデータを再生する再生装置において、前記データ格納媒体の再生信号から検出された、前記データに含まれている同期パターンを検出する同期パターン検出手段と、前記再生信号から再生されるクロック信号と、前記再生信号との位相誤差を検出する位相誤差検出手段と、検出された前記同期パターンの間隔と予め定めた期間との差、および前記同期パターン間隔が分割された区間のうち、検出された前記位相誤差から、前記クロック信号に対する前記データのずれが発生したと推定される前記区間の時刻を基に、前記クロック信号に対する前記データのずれを補正する補正手段とを備えることを特徴とする再生装置。

【請求項2】

前記同期パターン検出手段は、前記クロック信号のカウント値に基づいて、前記同期パターンが検出される検出範囲を設定する検出範囲設定手段と、前記検出範囲において前記同期パターンが検出されなかった場合、予め定めた前記期間によって定まる時刻に、前記同期パターンの検出を示す信号を挿入する同期パターン検出信号挿入手段とを備えることを特徴とする請求項1に記載の再生装置。

【請求項3】

前記補正手段は、前記クロック信号を基に、前記同期パターンの間隔と、予め定めた前記期間との差をずれ量として検出するずれ量検出手段と、前記区間毎に、前記位相誤差を積算する位相誤差積算手段と、連続する2つの前記同期パターンの間において、積算された前記積算値の絶対値が最大となる前記区間の時刻であるずれ発生時刻を検出するずれ発生時刻検出手段と、予め定めた前記期間より長い期間の前記データを格納するFIFO (First In First Out) バッファと、0以外の前記ずれ量が検出された場合、前記ずれ量および前記ずれ発生時刻を基に、前記ずれ発生時刻から前記同期パターンが検出されるまでの前記データを前記ずれ量に対応して時間方向に移動させるように、FIFOバッファを制御する制御手段とを備えることを特徴とする請求項1に記載の再生装置。

【請求項4】

データ格納媒体に格納されるデータを再生する再生方法において、前記データ格納媒体の再生信号から検出された、前記データに含まれている同期パターンを検出する同期パターン検出ステップと、前記再生信号から再生されるクロック信号と、前記再生信号との位相誤差を検出する位相誤差検出ステップと、検出された前記同期パターンの間隔と予め定めた期間との差、および前記同期パターン間隔が分割された区間のうち、検出された前記位相誤差から、前記クロック信号に対する前記データのずれが発生したと推定される前記区間の時刻を基に、前記クロック信号に対する前記データのずれを補正する補正ステップとを含むことを特徴とする再生方法。

【請求項5】

データ格納媒体に格納されるデータを再生する再生処理用のプログラムであって、前記データ格納媒体の再生信号から検出された、前記データに含まれている同期パターンを検出する同期パターン検出ステップと、前記再生信号から再生されるクロック信号と、前記再生信号との位相誤差を検出する位相誤差検出ステップと、

検出された前記同期パターンの間隔と予め定めた期間との差、および前記同期パターン間隔が分割された区間のうち、検出された前記位相誤差から、前記クロック信号に対する、前記データのずれが発生したと推定される前記区間の時刻を基に、前記クロック信号に対する前記データのずれを補正する補正ステップと
を含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【請求項6】

データ格納媒体に格納されるデータを再生する処理を、コンピュータに行わせるプログラムにおいて、

前記データ格納媒体の再生信号から検出された、前記データに含まれている同期パターンを検出する同期パターン検出ステップと、

前記再生信号から再生されるクロック信号と、前記再生信号との位相誤差を検出する位相誤差検出ステップと、

検出された前記同期パターンの間隔と予め定めた期間との差、および前記同期パターン間隔が分割された区間のうち、検出された前記位相誤差から、前記クロック信号に対する、前記データのずれが発生したと推定される前記区間の時刻を基に、前記クロック信号に対する前記データのずれを補正する補正ステップと
を含むことを特徴とするプログラム。

【書類名】明細書

【発明の名称】再生装置および方法、記録媒体、並びにプログラム

【技術分野】

【0001】

本発明は再生装置および方法、記録媒体、並びにプログラムに関し、特に、いわゆるビットスリップによるエラーをより少なくすることができるようとした再生装置および方法、記録媒体、並びにプログラムに関する。

【背景技術】

【0002】

光ディスク装置、HDD (Hard Disk Drive) 、デジタルビデオカセットまたは、データストリーマ等の再生装置は、記録媒体の読み取りにより取得した再生信号からクロックを生成し、生成したクロックを基準にして再生信号を処理することにより、記録媒体に記録されているデータを再生する。

【0003】

図1は、記録媒体の再生装置の従来の構成を示す図である。

【0004】

等化器11は、記録媒体からの再生信号を整形し、その再生信号がA/D (Analog/Digital Converter) 変換部12へ供給される。

【0005】

A/D変換部12は、クロック生成部13から供給される再生クロックを基に等化器11から供給されたアナログ信号である再生信号をデジタル信号に変換し、変換後に生成されたデジタル信号をクロック生成部13および等化器14に供給する。

【0006】

クロック生成部13は、位相誤差検出部21およびVCO (Voltage Controlled Oscillator) 22からなり、PLL (Phase Locked Loop) 方式により再生クロックを生成する。再生クロックは、A/D変換部12、クロック生成部13、等化器14およびデータ検出部15に供給される。

【0007】

位相誤差積算部21は、再生クロックとA/D変換部12から出力されたデジタル信号との位相誤差を検出して、位相誤差に対応する信号をVCO22に供給する。

【0008】

VCO22は、位相誤差検出部21からの信号を基に、位相誤差をより小さくする周波数の再生クロックを出力する。再生クロックは、さらに位相誤差検出部21に供給される。

【0009】

等化器14は、再生クロックを基に、デジタル信号を整形し、整形したデジタル信号をデータ検出部15に供給する。

【0010】

データ検出部15は、ビタビ復号によりデジタル信号の誤りを訂正し、誤りを訂正したデジタル信号を検出データとして出力する。

【0011】

記録媒体に欠陥があると、入力信号から生成されたクロックと再生されたデータとのずれ、いわゆるビットスリップが発生する。ビットスリップが発生すると、それ以後のデータにエラーが伝播し、エラーを訂正することができなくなってしまう。

【0012】

このような事態を回避するため、記録媒体には同期パターンと称する特定のパターンが、所定の決まった間隔で配置され、同期パターンによってビットスリップによるエラーの伝播が防止される。

【0013】

デジタル信号から同期パターンを検出し、クロックパルスをカウントし、カウント値に基づいて同期パターンの予想位置を設定し、カウント値に基づいて同期パターンの予想

範囲を設定し、カウント値を保持し、検出した同期パターンと、カウント値と、同期パターンの予想位置と、設定された同期パターンの予想範囲と、保持されているカウント値とを参照して同期信号を出力し、この同期信号によりカウンタをリセットさせるようしている同期回路もある（例えば、特許文献1参照）。この同期回路においては、設定された予測範囲内で同期パターンが検出された場合には、同期パターンが検出されたタイミングで同期信号が出力される一方、設定された予測範囲内で同期パターンが検出されなかつ場合には、設定されたタイミングで同期信号が出力され、更に、設定した予想範囲外で同期パターンが検出された場合には、カウンタのカウント値と保持されているカウント値とを比較し、両カウント値が一致していればそのタイミングで同期信号が出力される一方、両カウントが一致していないければそのタイミングでカウンタのカウント値が保持される。

【0014】

また、再生信号より生成した再生クロックの位相のずれを検出し、この位相のずれに基づいて、再生信号の欠落及び又は増加をビットスリップ検出信号として出力し、ビットスリップによるエラーの伝播を防止しているものもある（例えば、特許文献2参照）。

【0015】

【特許文献1】特開平8-212705号公報

【0016】

【特許文献2】特開平10-255409号公報

【発明の開示】

【発明が解決しようとする課題】

【0017】

しかしながら、記録媒体における記録密度が高まってきたため、ゴミやキズによる信号欠陥の発生頻度が上がってきており、単に同期パターンでバーストエラーの伝播を食い止めるだけでは記録媒体に記録されているデータの安定した読み出しが保証されているとは言えない。

【0018】

また、信号欠陥の影響でビットスリップを起こした後、現実にはPLLの位相引き込み途中において同期パターンが検出されない場合もあり、再生信号自体は回復しているにもかかわらず、さらに次の同期パターンまでバーストエラーが伝播してまい、エラーレートが上昇してしまうときがある。

【課題を解決するための手段】

【0019】

本発明の再生装置は、データ格納媒体の再生信号から検出された、データに含まれている同期パターンを検出する同期パターン検出手段と、再生信号から再生されるクロック信号と、再生信号との位相誤差を検出する位相誤差検出手段と、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれを補正する補正手段とを備えることを特徴とする。

【0020】

同期パターン検出手段は、クロック信号のカウント値に基づいて、同期パターンが検出される検出範囲を設定する検出範囲設定手段と、検出範囲において同期パターンが検出されなかつ場合、予め定めた期間によって定まる時刻に、同期パターンの検出を示す信号を挿入する同期パターン検出信号挿入手段とを設けることができる。

【0021】

補正手段は、クロック信号を基に、同期パターンの間隔と、予め定めた期間との差をずれ量として検出するずれ量検出手段と、区間毎に、位相誤差を積算する位相誤差積算手段と、連続する2つの同期パターンの間ににおいて、積算された積算値の絶対値が最大となる区間の時刻であるずれ発生時刻を検出するずれ発生時刻検出手段と、予め定めた期間より長い期間のデータを格納するFIFOバッファと、0以外のずれ量が検出された場合、ずれ量

およびずれ発生時刻を基に、ずれ発生時刻から同期パターンが検出されるまでのデータをずれ量に対応して時間方向に移動させるように、FIFOバッファを制御する制御手段とを設けることができる。

【0022】

本発明の再生方法は、データ格納媒体の再生信号から検出された、データに含まれている同期パターンを検出する同期パターン検出ステップと、再生信号から再生されるクロック信号と、再生信号との位相誤差を検出する位相誤差検出ステップと、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれを補正する補正ステップとを含むことを特徴とする。

【0023】

本発明の記録媒体のプログラムは、データ格納媒体の再生信号から検出された、データに含まれている同期パターンを検出する同期パターン検出ステップと、再生信号から再生されるクロック信号と、再生信号との位相誤差を検出する位相誤差検出ステップと、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれを補正する補正ステップとを含むことを特徴とする。

【0024】

本発明のプログラムは、コンピュータに、データ格納媒体の再生信号から検出された、データに含まれている同期パターンを検出する同期パターン検出ステップと、再生信号から再生されるクロック信号と、再生信号との位相誤差を検出する位相誤差検出ステップと、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれを補正する補正ステップとを実行させることを特徴とする。

【0025】

本発明の再生装置および方法、記憶媒体、並びにプログラムにおいては、データ格納媒体の再生信号から検出された、データに含まれている同期パターンが検出され、再生信号から再生されるクロック信号と、再生信号との位相誤差が検出される。そして、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれが補正される。

【発明の効果】

【0026】

本発明によれば、バーストエラーが発生した場合、その後に検出される同期パターン以前のエラーを訂正し、エラーをより少なくすることができる。

【0027】

さらに、同期パターンが検出されない場合にも、同期パターンを挿入することで挿入後のエラーを訂正し、エラーをより少なくすることができる。

【発明を実施するための最良の形態】

【0028】

以下に本発明の最良の形態を説明するが、開示される発明と実施の形態との対応関係を例示すると、次のようになる。本明細書中には記載されているが、発明に対応するものとして、ここには記載されていない実施の形態があったとしても、そのことは、その実施の形態が、その発明に対応するものではないことを意味するものではない。逆に、実施の形態が発明に対応するものとしてここに記載されていたとしても、そのことは、その実施の形態が、その発明以外の発明には対応していないものであることを意味するものではない。

。

【0029】

さらに、この記載は、明細書に記載されている発明の全てを意味するものではない。換言すれば、この記載は、明細書に記載されている発明であって、この出願では請求されていない発明の存在、すなわち、将来、分割出願されたり、補正により出現し、追加される発明の存在を否定するものではない。

【0030】

本発明によれば、再生装置が提供される。この再生装置は、データ格納媒体の再生信号（例えば、光ディスク）から検出された、データ（例えば、検出データ）に含まれている同期パターンを検出する同期パターン検出手段（例えば、図3の同期検出部52）と、再生信号から再生されるクロック信号（例えば、再生クロック）と、再生信号との位相誤差を検出する位相誤差検出手段（例えば、図3の位相誤差検出部51）と、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間（例えば、位相誤差区間）のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれを補正する補正手段（例えば、図3のピットスリップ補正部53）とを備える。

【0031】

同期パターン検出手段は、クロック信号のカウント値に基づいて、同期パターンが検出される検出範囲を設定する検出範囲設定手段（例えば、図3の検出範囲設定部84）と、検出範囲において同期パターンが検出されなかった場合、予め定めた期間によって定まる時刻に、同期パターンの検出を示す信号を挿入する同期パターン検出信号挿入手段（例えば、図3の同期パターン検出信号挿入部85）とを設けることができる。

【0032】

補正手段は、クロック信号を基に、同期パターンの間隔と、予め定めた期間との差をずれ量として検出するずれ量検出手段（例えば、図3の同期パターン間隔カウンタ91）と、区間に、位相誤差を積算する位相誤差積算手段（例えば、図3の位相誤差積算部92）と、連続する2つの同期パターンの間において、積算された積算値の絶対値が最大となる区間の時刻であるずれ発生時刻を検出するずれ発生時刻検出手段（例えば、図3の位相誤差最大時刻記憶部93）と、予め定めた期間より長い期間のデータを格納するFIFOバッファ（例えば、図3のFIFOバッファ83）と、0以外のずれ量が検出された場合、ずれ量およびずれ発生時刻を基に、ずれ発生時刻から同期パターンが検出されるまでのデータをずれ量に対応して時間方向に移動させるように、FIFOバッファを制御する制御手段（例えば、図3のFIFO制御部82）とを設けることができる。

【0033】

また、本発明によれば、再生方法が提供される。この再生方法は、データ格納媒体（例えば、光ディスク）の再生信号から検出された、データ（例えば、検出データ）に含まれている同期パターンを検出する同期パターン検出ステップ（例えば、図10のステップS21）と、再生信号から再生されるクロック信号（例えば、再生クロック）と、再生信号との位相誤差を検出する位相誤差検出ステップ（例えば、図10のステップS22）と、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間（例えば、位相誤差区間）のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対するデータのずれを補正する補正ステップ（例えば、図10のステップS23乃至S25）とを含む。

【0034】

本発明によれば、プログラムが提供される。データ格納媒体（例えば、光ディスク）の再生信号から検出された、データ（例えば、検出データ）に含まれている同期パターンを検出する同期パターン検出ステップ（例えば、図10のステップS21）と、再生信号から再生されるクロック信号（例えば、再生クロック）と、再生信号との位相誤差を検出する位相誤差検出ステップ（例えば、図10のステップS22）と、検出された同期パターンの間隔と予め定めた期間との差、および同期パターン間隔が分割された区間（例えば、

位相誤差区間)のうち、検出された位相誤差から、クロック信号に対する、データのずれが発生したと推定される区間の時刻を基に、クロック信号に対する前記データのずれを補正する補正ステップ(例えば、図10のステップS23乃至S25)とを実行させる。

【0035】

このプログラムは、記憶媒体(例えば、図2の磁気ディスク71)に記憶することができる。

【0036】

以下、図面を参照しながら本発明の実施の形態について説明する。

【0037】

図2は、本発明の再生装置の一実施の形態の構成を示すブロック図である。

【0038】

等化器31は、光ディスク、ハードディスク、またはデジタルビデオカセットなどの記録媒体から図示せぬピックアップが再生した再生信号を整形し、再生された再生信号をA/D変換部3に供給する。この記憶媒体は、データ格納媒体の一例であり、化学的または物理的変化によってデータを記録し、再生において、機械的に駆動されるものであればよい。

【0039】

A/D変換部32は、クロック生成部33から供給される再生クロックを基に、等化器31から供給されたアナログ信号である再生信号をデジタル信号に変換する。A/D変換部32は、変換により生成されたデジタル信号を、クロック生成部33および等化器34に供給する。

【0040】

クロック生成部33は、位相誤差検出部41およびVC042からなり、PLL方式によりデジタル信号から再生クロックを生成する。

【0041】

位相誤差検出部41は、再生クロックとA/D変換部32から出力されたデジタル信号との位相誤差を検出して、位相誤差の大きさを示す信号をVC042に供給する。

【0042】

VC042は、位相誤差検出部41からの信号を基に、位相誤差の大きさに対応させて発信周波数を変化させることにより、位相誤差をより小さくする周波数の再生クロックを出力する。再生クロックは、A/D変換部32、位相誤差検出部41、位相誤差検出部51、同期検出部52、およびビットスリップ補正部53に供給される。

【0043】

等化器34は、再生クロックを基に、デジタル信号のエッジ位置を時間方向に調整することにより、デジタル信号を整形し、整形したデジタル信号をデータ検出部35およびエラー補正部36に供給する。

【0044】

以下、整形されたデジタル信号は、等化後振幅情報とも称する。

【0045】

データ検出部35は、ビタビ復号によりデジタル信号の誤りを訂正し、誤りを訂正したデジタル信号を検出データとして出力する。なお、データ検出部35は、ビタビ復号に限らず、他の最尤復号方式を利用するようにしてもよい。

【0046】

エラー補正部36は、位相誤差検出部51、同期検出部52、およびビットスリップ補正部53からなる。

【0047】

位相誤差検出部51は、等化器34から供給された等化後振幅情報と再生クロックとの位相誤差を検出して、位相誤差を示す位相誤差信号をビットスリップ補正部53に供給する。

【0048】

同期検出部52は、検出データと再生クロックを基に、予め定められた特定のビットパターンからなる同期パターンを検出し、同期パターンを検出したことを示す同期パターン検出信号をビットスリップ補正部53に供給する。

【0049】

ビットスリップ補正部53は、検出データ、位相誤差信号、同期パターン検出信号、および再生クロックを基に、ビットスリップにより発生したエラーを補正し、補正をした検出データを出力する。

【0050】

ドライブ61は、必要に応じて再生装置に接続される。ドライブ61には、装着された磁気ディスク71、光ディスク72、光磁気ディスク73、または半導体メモリ74が適時装着される。ドライブ61は、装着された磁気ディスク71、光ディスク72、光磁気ディスク73、または半導体メモリ74から記憶されているプログラムを読み出して、読み出したプログラムをエラー補正部36に供給する。

【0051】

このように、エラー補正部36は、記録媒体の一例である磁気ディスク71、光ディスク72、光磁気ディスク73、または半導体メモリ74から読み出されたプログラムを実行することができる。

【0052】

なお、ビットスリップ補正部53から出力された検出データは、EFM (Eight to Fourteen Modulation) などの所定の方式で復号され、ECC (Error Correction Coding) などにより誤り訂正される。

【0053】

図3は、同期検出部52およびビットスリップ補正部53の構成の詳細を示すブロック図である。

【0054】

ビットスリップ補正部53は、ビットスリップ判定部81、FIFO制御部82、およびFIFOバッファ83を含む。また、同期検出部52は、検出範囲設定部84および同期パターン検出信号挿入部85を含む。

【0055】

さらに、ビットスリップ判定部81は、同期パターン間隔カウンタ91、位相誤差積算部92、および位相誤差最大時刻記憶部93を含む。

【0056】

検出範囲設定部84は、再生クロック信号のカウント値に基づいて、同期パターンが検出される検出範囲を設定する。

【0057】

同期パターン検出信号挿入部85は、検出範囲内に同期パターンが検出されない場合に、予め定められた期間に同期パターン検出信号を挿入する。ここで、予め定めた期間とは、一般的に光ディスク等の記録媒体（データ格納媒体）において、記録されているデータとは異なる同期パターンとしての特定のパターンが、通常、等間隔で記録信号に埋め込まれており、その間隔のことをいう。従って、同期パターン検出信号が挿入される期間は、記録媒体の方式によって定まる。

【0058】

ビットスリップ判定部81は、同期検出部52から供給された同期パターン検出信号、および位相誤差検出部51から供給された位相誤差信号を基に、再生クロックと検出データとのずれ量を検出すると共に、再生クロックと検出データとのずれが発生したと予測される時刻を特定する。ビットスリップ判定部81は、再生クロックと検出データとのずれ量を示す信号、およびずれが発生したと予測される時刻を示す信号をFIFO制御部82に供給する。

【0059】

以下、再生クロックと検出データとのずれ量を示す信号、およびずれが発生したと予測

される時刻を示す信号は、ビットスリップ補正情報とも称する。

【0060】

同期パターン間隔カウンタ91は、再生クロックを基に同期検出部52より検出された同期信号と、予め定めた期間との差をずれ量として検出する。

【0061】

位相誤差積算部92は、連続する2つの同期パターンの間隔において、間隔が分割された区間において検出された位相誤差を積算することにより、位相誤差区間積算値を算出す。ここで、間隔が分割される区間は、予め定めた位相誤差の個数、および期間、並びに予め定めたチャンネルビットのいずれかで決定される。

【0062】

位相誤差最大時刻記憶部93は、連続する2つの同期パターンの間において、積算された積算値の絶対値が最大となる区間の時刻である、再生クロックと等化後振幅情報とのずれが発生したと予測される時刻を検出する。

【0063】

FIFO制御部82は、ビットスリップ判定部81から供給された再生クロックと検出データとのずれ量を示す信号、およびそれが発生したと予測される時刻を示す信号を基に、FIFOバッファ83を制御して、FIFOバッファ83に、格納されている検出データの再生クロックに対するずれを補正させる。

【0064】

FIFOバッファ83は、2つの同期パターンの間に配置される検出データの数以上の検出データを格納する先入れ先出しバッファである。FIFOバッファ83は、FIFO制御部82から供給される制御情報を基に、検出データをずれ量に対応して時間方向に移動させことで、ビットスリップ補正を行い、検出データとして出力する。

【0065】

なお、位相誤差積算部92は、連続する2つの同期パターンの間隔において、間隔が分割された区間において検出された位相誤差を平均することにより、位相誤差区間平均値を算出されるようにしてもよい。

【0066】

次に、図4を参照して、位相誤差検出部51における、位相誤差の検出の一例について説明する。

【0067】

図4は、横方向を時間軸tとして、再生クロックの信号波形、“1”および“0”的いずれかの値を取り得る検出データ、および等化後振幅情報の値を示す図である。図4において、 $data(n-1)$ および $data(n)$ は、再生クロックの立ち上がりにおける、等化後振幅情報の振幅値である。 $data(n)$ は、 $data(n-1)$ の次の等化後振幅情報の振幅値である。

【0068】

位相誤差は、例えば、以下に示す式(1)により算出される。

【0069】

$$\text{位相誤差} = [data(n) + data(n-1)] / [data(n) - data(n-1)] \dots (1)$$

【0070】

式(1)によって、再生クロックに対する、等化後振幅情報の時間的なずれ量が算出される。

【0071】

位相誤差がない場合、等化後振幅情報の符号化が変化する時刻は、再生クロックにおける1と0とが切り替わる時刻 t_0 と一致する。再生クロックにおいて、1と0とが切り替わる時刻 t_0 と、等化後振幅情報の極性(符号)が変化する時刻との差が、位相誤差である。図4の矢印は、位相誤差を示す。

【0072】

なお、式(1)において、時間軸方向は、任意に選択することができる。この場合、式(1)の分母における $data(n)$ および $data(n-1)$ の順序を入れ替えるようにしてもよい

【0073】

また、位相誤差の検出は、位相誤差検出部51に代えて、図2の位相誤差検出部41によって検出された位相誤差を利用するようにもよい。この場合、位相誤差積算部41は、位相誤差信号をビットスリップ補正部53に供給し、ビットスリップ補正部53は、位相誤差検出部41から供給された位相誤差信号を基に、ビットスリップにより発生したエラーを補正する。

【0074】

なお、位相誤差検出部51は、等化後振幅情報および再生クロックを基に、位相誤差信号を検出するが、さらにデータ検出部35から出力された検出データを用いることで、より正確な位相誤差を検出することが可能となる。これは、データ検出部35から出力された検出データは、誤りが訂正されているので、この場合、誤りが訂正された検出データの極性の切り替わりの時刻を参照することによって、位相誤差検出部51は、等化後振幅情報と再生クロックとの位相誤差を検出することができるようになるからである。

【0075】

また、位相誤差積算部51における位相誤差の検出方法は、図4を参照して説明した方式に限らず、他の方式であってもよい。例えば、位相誤差検出部51は、等化後振幅情報をクラス分けして、クラス分けされた等化後振幅情報を基に、位相誤差を検出するようにしてもよい。

【0076】

図5は、ビットスリップが発生した場合の、連続する同期パターンに対する、ずれ量の検出およびずれが発生したと予測される時刻の検出を示すタイミングチャートである。

【0077】

同期パターン検出信号は、同期検出部52によって出力され、同期パターンを検出したことを示す信号である。すなわち、例えば、同期パターン検出信号が0から1に変化した時刻は、同期パターンが検出された時刻である。

【0078】

正常同期パターンは、記録媒体の方式毎に定まる正常な同期パターンを示す。すなわち、正常同期パターンの間隔は、同期パターン検出信号の間隔と比較される、予め定めた期間を示す。

【0079】

図5で示される同期パターン検出信号および正常同期パターンの例において、図中の左側では、その前の期間においてビットスリップが発生していないので、同期パターン検出信号の時刻および正常同期パターンの時刻は、一致する。これに対して、図中の右側では、その前の期間においてビットスリップが発生しているため、同期パターン検出信号は、正常同期パターンに対して、ずれてしまう。なお、ビットスリップが発生しない場合には、同期パターン検出信号は、後述する同期カウンタ値が19となる時刻に検出される。

【0080】

同期パターン予測範囲は、検出範囲設定部84による同期パターンの検出の範囲を示す。例えば、同期検出部52は、同期パターン予測範囲が1である期間に、検出データから同期パターンを検出した場合、同期パターン検出信号を0から1に変化させるが、同期パターン予測範囲が0である期間に、検出データから同期パターンを検出した場合、同期パターン検出信号を変化させない。

【0081】

同期カウンタ値は、同期パターン間隔カウンタ91によりカウントされる値である。例えば、同期パターン間隔カウンタ91は、同期パターン検出信号が0から1に変化したとき（所定の遅延を含む）、すなわち、同期パターン検出信号の立ち上がりで、同期カウンタ値を0に設定する。図5で示される例において、同期パターン検出信号が立ち上がってから、同期カウンタ値が0に設定されるまでには、再生クロックの1周期分の遅延がある。同期パターン間隔カウンタ91は、再生クロックに同期して、同期カウンタ値をインク。

リメントする。

【0082】

図5で示される同期カウンタ値の例において、同期カウンタ値が18となったとき、図中の右側に示されるように、同期パターン検出信号が立ち上がったので、同期カウンタ値は、18から0に変化している。

【0083】

位相誤差区間積算値は、正常な同期パターン間隔を予め定めた数で分割した区間における位相誤差値の積算値である。例えば、正常な同期パターン間隔を予め定めた数で分割した区間を、再生クロックの4周期とした場合、位相誤差積算部92は、再生クロックの4周期に相当する区間において、位相誤差値を積算することにより位相誤差区間積算値を算出する。

【0084】

図5で示される例において、正常な同期パターン間隔を5つに分割した区間において、位相誤差が積算される。同期パターン検出信号が0から1に変化してから、最初の区間である第1の区間において、0である位相誤差区間積算値が算出され、第1の区間の次の第2の区間において、-4である位相誤差区間積算値が算出されている。さらに、第2の区間の次の第3の区間において、2である位相誤差区間積算値が積算され、第3の区間の次の第4の区間において、-56である位相誤差区間積算値が積算され、第4の区間の次の区間である第5区間において、38である位相誤差区間積算値が積算されている。

【0085】

各区間における位相誤差区間積算値の絶対値が、ビットスリップ判定部81によって算出される。

【0086】

図5で示される例において、第1の区間において、0である位相誤差区間積算値の絶対値が算出され、第2の区間において、4である位相誤差区間積算値の絶対値が算出される。さらに、第3の区間において、2である位相誤差区間積算値の絶対値が算出され、第4の区間において、56である位相誤差区間積算値の絶対値が算出され、第5の区間において、38である位相誤差区間積算値の絶対値が算出される。

【0087】

さらに、各区間における位相誤差区間積算最大値が、ビットスリップ判定部81によって算出される。

【0088】

図5で示される例において、第1の区間において、初期値0と、0である位相誤差区間積算値の絶対値とが比較され、0である位相誤差区間積算最大値が算出される。第2の区間において、0である第1の区間の位相誤差区間積算最大値と、4である第2の区間の位相誤差区間積算値の絶対値とが比較され、4である位相誤差区間積算最大値が算出される。さらに、第3の区間において、4である第2の区間の位相誤差区間積算最大値と、2である第3の区間の位相誤差区間積算値の絶対値とが比較され、4である位相誤差区間積算最大値が算出され、第4の区間において、4である第3の区間の位相誤差区間積算最大値と、56である第4の区間の位相誤差区間積算値の絶対値とが比較され、56である位相誤差区間積算最大値が算出される。また、第5の区間において、56である第4の区間の位相誤差区間積算最大値と、38である第5の区間の位相誤差区間積算値の絶対値が比較され、56である位相誤差区間積算最大値が算出される。

【0089】

位相誤差区間積算最大値の時刻は、位相誤差区間積算値の絶対値が位相誤差区間積算最大値として採用された区間における先頭の同期カウンタ値である。例えば、正常な同期パターン間隔を予め定めた数で分割した区間を、再生クロックの4周期とした場合、位相誤差最大時刻記憶部93は、再生クロックの4周期に相当する区間において、位相誤差区間積算最大値となる区間の先頭の同期カウンタ値を記憶する。

【0090】

なお、位相誤差区間積算最大値の時刻は、位相誤差区間積算値の絶対値が位相誤差区間積算最大値として採用された区間における先頭の同期カウンタ値に限らず、位相誤差区間積算最大値として採用された区間の最後の同期カウンタ値、位相誤差区間積算最大値として採用された区間の中央の同期カウンタ値、または位相誤差区間積算最大値として採用された区間の任意の同期カウンタ値を位相誤差区間積算最大値の時刻としてもよい。

【0091】

図5で示される例において、第1の区間において、位相誤差区間積算最大値となる第1の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部93には、0である位相誤差区間積算最大値の時刻が記憶される。第2の区間において、位相誤差区間積算値の絶対値が位相誤差区間積算最大値として採用されたので、第2の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部93には4である位相誤差区間積算最大値の時刻が記憶される。

【0092】

さらに、第3の区間において、位相誤差区間積算値の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。第4の区間において、位相誤差区間積算値の絶対値が位相誤差区間積算最大値として採用されたので、位相誤差区間積算最大値となる第4の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部93に12である位相誤差区間積算最大値の時刻が記憶される。そして、第5の区間において、位相誤差区間積算値の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。

【0093】

同期間隔は、連続した2つの同期パターン検出信号の間における、再生クロック数である。すなわち、同期間隔は、同期パターン検出信号が立ち上がったときの同期カウンタ値に対応する。図5で示される例において、同期カウンタ値は、0から始まっているので、同期間隔は、同期パターン検出信号が立ち上がったときの同期カウンタ値に1が加算された値となる。

【0094】

以下、時刻nの同期パターンと時刻mの同期パターンとの間隔を、同期パターン間隔(n, m)と称する。

【0095】

同期間隔は、図5示される例において、同期パターン間隔(k-1, k)において、19である同期間隔が算出されている。なお、同期パターン間隔(k-2, k-1)において、20である同期間隔が算出され、同期パターン間隔(k, k+1)において、20である同期間隔が算出される。

【0096】

ビットスリップ補正量は、再生クロックを基準とした、同期パターン検出信号により定まる期間と、正常同期パターンにより定まる期間との差である。換言すれば、正常な同期パターンにおいて得られる同期カウンタ値の値と、同期パターン検出信号の立ち上がりによってリセットされる直前の同期カウンタ値との差である。

【0097】

すなわち、ビットスリップ補正量は、ビットスリップによって発生した、再生クロックの周期を基準とした、再生クロックと等化後振幅情報とのずれを示す。

【0098】

ビットスリップ補正量は、図5で示される例において、同期パターン間隔(k-1, k)において、すなわち、時刻k-1において、0であるビットスリップ補正量が算出され、同期パターン間隔(k, k+1)において、19である同期間隔から、正常な同期間隔である20を引き算することにより、時刻kにおいて、-1であるビットスリップ補正量が算出される。

【0099】

ビットスリップ補正位置は、同期パターン検出信号が立ち上がったときに、位相誤差最大時刻記憶部93に記憶されている、位相誤差区間積算最大値の時刻である。

【0100】

すなわち、ビットスリップ補正位置は、再生クロックに対する、検出データ（等化後振幅情報）のずれが発生したと推定される区間の時刻を表す。

【0101】

ビットスリップ補正位置は、図5で示される例において、時刻k-1において、1であるビットスリップ補正位置が算出され、時刻kにおいて、12であるビットスリップ補正位置が算出される。

【0102】

図5で示される例において、同期パターン間隔(k, k+1)において、-1であるビットスリップ補正量および、12であるビットスリップ補正位置はビットスリップ補正情報として、FIFO制御部82に供給される。また、ビットスリップ判定部81は、ビットスリップ補正量、すなわちずれ量は0以外であるので、ビットスリップが発生していると判定する。

【0103】

なお、同期パターン間隔(k-1, k)において、ビットスリップ補正量は0となり、ビットスリップ補正位置は1となる。しかしこの場合には、ビットスリップ補正位置の値はある値となるが、ビットスリップ補正量が0であるので、ビットスリップの補正是なされない。

【0104】

図6は、ビットスリップが発生した場合の、ビットスリップ発生位置（再生クロックに対する、検出データ（等化後振幅情報）のずれが発生したと推定される区間の時刻）の算出方法を示す図である。

【0105】

図6においては、同期パターン検出信号により定まる、区間N-1、区間N、および区間N+1における、位相誤差区間積算値、検出データ、位相誤差区間積算値の絶対値、補正後の検出データ、補正される検出データの範囲について、それぞれの関係を示している。また、図6で示される例において、時刻Aにおいて、ビットスリップが発生している。

【0106】

波形211は、位相誤差積算部92において算出される、位相誤差の積算値を示す。波形211に重ねて表されている四角は、それぞれ、区間ごとの位相誤差の積算値を示す。

【0107】

検出データは、データ検出部35において検出される。図6で示される例において、ビットスリップが発生しない場合の正常な2つの同期パターンの間には、Lチャンネルビットの検出データが配置される。ビットスリップが発生した場合、2つの同期パターンの間には、Lを超えた検出データか、またはL未満の検出データが配置される。

【0108】

図6で示される例において、区間Nでビットスリップが発生しているので、区間Nの検出データは、(L+1)チャンネルビットとなっている。

【0109】

位相誤差区間積算値の絶対値は、位相誤差区間積算値の絶対値なので、負の値である位相誤差区間積算値は、その符号が反転されて、正の値となる。さらに、位相誤差区間積算値の絶対値を比較すると、Bで示される区間における位相誤差区間積算値の絶対値が、位相誤差区間積算最大値となるので、Bで示される区間（の時刻）がビットスリップ補正位置となる。

【0110】

検出データは、ビットスリップが発生しない場合の正常な2つの同期パターンの間に配置される数の検出データに補正される。図6で示される例において、補正後の検出データは、Lチャンネルビットとなるように補正される。

【0111】

この補正により、Bで示される区間の時刻から区間Nの最後までの検出データが補正される。位相誤差が大きい212においては、再生信号そのものが変化してしまっているので、時間方向に補正をしたとしても、正常な検出データを得ることはできない。位相誤差が小さい区間213においては、再生信号自体が回復しているので、時間方向の補正により、正常な検出データを得ることができるようになる。

【0112】

このように、本発明の再生装置は、バーストエラーが発生し、バーストエラーによりビットスリップが生じた場合、ビットスリップ後に検出される同期パターンの前のエラーを訂正することができる。

【0113】

次に、同期パターン検出信号の挿入について説明する。バーストエラーが生じると、同期パターンそのものの検出が困難になる場合がある。所定の期間において連続して同期パターンを検出できた場合、再生装置は、同期パターン補間モードに移行し、所定の時刻に同期パターン検出信号を挿入する。

【0114】

図7は、同期パターン補間モードにおいて、同期パターンが検出されなかった場合の、同期パターン検出信号の挿入を説明するタイミングチャートである。

【0115】

図7における同期パターン検出信号乃至再生クロック、及び同期カウンタ値乃至ビットスリップ補正位置は、図5に示す場合と同様であり、その説明は適宜省略する。

【0116】

図7で示される例において、時刻kの同期パターンが、検出できず、時刻kにおいて、同期パターン検出信号は、立ち上がらない。図7の×印は、同期パターン検出信号が、立ち上がらないことを示す。

【0117】

同期パターン補間モードにおいて、同期パターン予測範囲が1である期間に、検出データから同期パターンが検出されなかった場合、同期パターン検出信号挿入部85は、検出範囲設定部84による同期パターン予測範囲の中心、すなわち、正常同期パターンと一致する時刻に、同期パターン検出信号を挿入する。

【0118】

なお、同期検出部52乃至ビットスリップ補正部53は、信号の処理に、所定の遅延時間を要するので、その遅延時間を利用して、信号の時間関係が保たれた状態で、同期パターン検出信号挿入部85は、同期パターン検出信号を挿入する。

【0119】

図7で示される補間後の同期パターン検出信号は、時刻kに同期パターン検出信号が挿入された同期パターン検出信号を示す。

【0120】

ここで、同期パターンの挿入の手順を説明する。同期検出部52は、最初に検出データから同期パターン自体を探す（以下、同期パターン補間解除モードと称する）。同期パターンが1つでも見つかった場合、各記録媒体の各フォーマットにしたがって、規定のクロック数の「前後」、すなわち所定の範囲に次の同期パターンがあったとき、同期パターンと、同期パターンの位置（時刻）関係の両方の発生確率の掛け合わせから、同期パターンが本物であるか否かを判定し、その同期パターンが本物であると判定された場合、その同期パターンの位置（時刻）を基準に次の同期パターンを探す。「前後」は、一般的に検出ウインドウと称し、途中でビットスリップが発生した場合など、同期パターンの間隔が規定クロック（正常な間隔）と若干ずれる事を許容するために利用される。

【0121】

そして、同期パターンが連続N回（実際の回路または製品の仕様で決められる設定値である）見つかった場合、検出ウインドウをある程度狭めて、かつ、その検出ウインドウ内

に同期パターンが見つからない場合にも、同期検出部52は、ウインドウの中心に同期パターン（現実には、同期パターン検出信号）を挿入して同期パターンの検出を続ける（同期パターン補間モード）に移行する。ただし、同期パターンがM回連続（実際の回路または製品の仕様で決められる設定値である）して見つからなかった場合には、同期検出部52は、同期パターン補間解除モードに戻る。

【0122】

図7で示される例において、同期パターン補間モードであるので、時刻kにおいて同期パターン検出信号が挿入される。

【0123】

位相誤差区間積算値は、図7で示される例において、補間後の同期パターン間隔（k-1, k）を5つに分割した区間において、位相誤差が積算され、補間後の同期パターン間隔（k, k+1）を6つに分割した区間において、位相誤差が積算される。

【0124】

補正後の同期パターン間隔（k-1, k）において、補間後の同期パターン検出信号が0から1に変化してから、最初の区間である第1の区間において、0である位相誤差区間積算値が算出され、第1の区間の次の第2の区間において、-1である位相誤差区間積算値が算出される。さらに、第2の区間の次の第3の区間において、1である位相誤差区間積算値が積算され、第3の区間の次の第4の区間において、-8である位相誤差区間積算値が積算され、第4の区間の次の区間である第5区間において、5である位相誤差区間積算値が積算される。

【0125】

さらに、補間後の同期パターン間隔（k, k+1）において、補間後の同期パターン検出信号が0から1に変化してから、最初の区間である第1の区間において、-3である位相誤差区間積算値が算出され、第1の区間の次の第2の区間において、2である位相誤差区間積算値が算出される。さらに、第2の区間の次の第3の区間において、1である位相誤差区間積算値が積算され、第3の区間の次の第4の区間において、-1である位相誤差区間積算値が積算され、第4の区間の次の区間である第5区間において、1である位相誤差区間積算値が積算される。また、ビットスリップが発生したことにより、第5区間の次の第6区間においては、0である位相誤差積算値が積算される。

【0126】

位相誤差区間積算値の絶対値として、図7で示される例の同期パターン間隔（k-1, k）において、第1の区間において、0である位相誤差区間積算値の絶対値が算出され、第2の区間において、1である位相誤差区間積算値の絶対値が算出される。さらに、第3の区間において、1である位相誤差区間積算値の絶対値が算出され、第4の区間において、8である位相誤差区間積算値の絶対値が算出され、第5の区間において、5である位相誤差区間積算値の絶対値が算出されている。

【0127】

さらに、同期パターン間隔（k, k+1）において、第1の区間において、3である位相誤差区間積算値の絶対値が算出され、第2の区間において、2である位相誤差区間積算値の絶対値が算出され、第3の区間において、1である位相誤差区間積算値の絶対値が算出され、第4の区間において、1である位相誤差区間積算値の絶対値が算出され、第5の区間において、1である位相誤差区間積算値の絶対値が算出され、第6の区間において、0である位相誤差区間積算値の絶対値が算出される。

【0128】

位相誤差区間積算最大値として、図7で示される例の同期パターン間隔（k-1, k）において、第1の区間において、初期値0と、0である位相誤差区間積算値の絶対値が比較され、0である位相誤差区間積算最大値が算出される。第2の区間において、0である第1の区間の位相誤差区間積算最大値と、1である第2の区間の位相誤差区間積算値の絶対値とが比較され、1である位相誤差区間積算最大値が算出される。さらに、第3の区間において、1である第2の区間の位相誤差区間積算最大値と、1である第3の区間の位相

誤差区間積算値の絶対値とが比較され、1である位相誤差区間積算最大値が算出され、第4の区間において、1である第3の区間の位相誤差区間積算最大値と、8である第4の区間の位相誤差区間積算値の絶対値とが比較され、8である位相誤差区間積算最大値が算出される。また、第5の区間において、8である第4の区間の位相誤差区間積算最大値と、5である第5の区間の位相誤差区間積算値の絶対値とが比較され、8である位相誤差区間積算最大値が算出される。

【0129】

さらに、同期パターン間隔 ($k, k+1$)において、第1の区間において、初期値0と、3である位相誤差区間積算値の絶対値とが比較され、3である位相誤差区間積算最大値が算出される。第2の区間において、3である第1の区間の位相誤差区間積算最大値と、2である第2の区間の位相誤差区間積算値の絶対値とが比較され、3である位相誤差区間積算最大値が算出される。さらに、第3の区間において、3である第2の区間の位相誤差区間積算最大値と、1である第3の区間の位相誤差区間積算値の絶対値とが比較され、3である位相誤差区間積算最大値が算出され、第4の区間において、3である第3の区間の位相誤差区間積算最大値と、1である第4の区間の位相誤差区間積算値とが絶対値され比較し、3である位相誤差区間積算最大値が算出される。

【0130】

また、第5の区間において、3である第4の区間の位相誤差区間積算最大値と、1である第5の区間の位相誤差区間積算値の絶対値とが比較され、3である位相誤差区間積算最大値が算出され、第6の区間において、3である第5の区間の位相誤差区間積算最大値と、0である第6の区間の位相誤差区間積算値の絶対値とが比較され、3である位相誤差区間積算最大値が算出される。

【0131】

図7で示される例の同期パターン間隔 ($k-1, k$)において、位相誤差区間積算最大値の時刻として、図7で示される例において、第1の区間において、位相誤差区間積算最大値となる第1の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部93には、0である位相誤差区間積算最大値の時刻が記憶される。第2の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されたので、第2の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部には、4である位相誤差区間積算最大値の時刻が記憶される。

【0132】

さらに、第3の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されたので、位相誤差区間積算最大値となる第3の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部に8である位相誤差区間積算最大値の時刻が記憶される。第4の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されたので、位相誤差区間積算最大値となる第4の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部に12である位相誤差区間積算最大値の時刻が記憶される。そして、第5の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。

【0133】

さらに、図7で示される例の同期パターン間隔 ($k, k+1$)において、位相誤差区間積算最大値の時刻として、第1の区間において、位相誤差区間積算最大値となる第1の区間の先頭の同期カウンタ値が取得され、位相誤差最大時刻記憶部93には、0である位相誤差区間積算最大値の時刻が記憶される。第2の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。第3の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。
。

【0134】

第4の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。第5の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。そして、第6の区間において、位相誤差区間積算値誤差の絶対値が位相誤差区間積算最大値として採用されていないので、位相誤差最大時刻記憶部93に記憶される位相誤差区間積算最大値の時刻は変化しない。

【0135】

なお、連続する区間において、位相誤差区間積算最大値が同値となった場合、前後どちらの位相誤差区間積算最大値の時刻を優先させるかは、設定により定まる。図7で示される例において、第2の区間、および第3の区間における位相誤差区間積算最大値は1であり、第3の区間における位相誤差区間積算最大値の時刻は8である。ここでは、位相誤差区間積算最大値が同値であれば、後の位相誤差区間積算最大値を優先するとしているので、第2の区間よりも第3の区間が優先される。

【0136】

同期間隔は、図7で示される例において、補正後の同期パターン間隔($k-1, k$)において、20である同期間隔が算出され、補正後の同期パターン間隔($k, k+1$)において、20である同期間隔が算出され、補正後の同期パターン間隔($k+1, k+2$)において、21である同期間隔が算出される。

【0137】

ビットスリップ補正量は、図7で示される例において、補正後の同期パターン間隔($k-1, k$)において、すなわち、時刻 $k-1$ において、0であるビットスリップ補正量が算出され、補正後の同期パターン間隔($k, k+1$)において、すなわち、時刻 k において、0であるビットスリップ補正量が算出される。また、補正後の同期パターン間隔($k+1, k+2$)において、すなわち、時刻 $k+1$ において、1であるビットスリップ補正量が算出される。

【0138】

ここで、例えば、時刻 k において、同期パターン検出信号挿入部85が、所定の時刻に同期パターン検出信号を挿入するので、時刻 k におけるビットスリップ補正量として、0が算出される。

【0139】

ビットスリップ補正位置は、図7で示される例において、時刻 $k-1$ において、0であるビットスリップ補正位置が算出され、時刻 k において、12であるビットスリップ補正位置が算出され、時刻 $k+1$ において、0であるビットスリップ補正位置が算出される。

【0140】

同期パターン検出信号挿入部85が所定の時刻に同期パターン検出信号を挿入した場合、挿入した同期パターン検出信号よりも時間的に後の、最初に同期パターン検出信号が検出された時刻にビットスリップ補正が行われる。図7で示される例において、時刻 k に同期パターン検出信号が挿入されている、時刻 $k+1$ において、ビットスリップ補正が行われ、1であるビットスリップ補正量、および12であるビットスリップ補正位置は、ビットスリップ補正情報として、FIFO制御部82に供給される。この場合、ビットスリップ判定部81は、ビットスリップ補正量、すなわちずれ量は0以外であるので、ビットスリップが発生していると判定する。

【0141】

なお、時刻 k において、ビットスリップ補正量は0となり、ビットスリップ補正位置は12となる。しかし、この場合には、ビットスリップ補正位置の値はある値となるが、ビットスリップ補正量が0であるので、ビットスリップの補正是なされない。

【0142】

図8は、ビットスリップが発生した場合に、同期パターンが検出されなかった場合にお出証特2004-3096721

ける、ビットスリップ発生位置の算出方法を示す図である。

【0143】

図8においては、同期パターン検出信号により定まる、区間N-1、区間N、および区間N+1における、位相誤差区間積算値、検出データ、位相誤差区間積算値の絶対値、補正後の検出データ、および補正される検出データの範囲について、それぞれの関係を示している。

【0144】

図8における位相誤差区間積算値乃至補正される検出データの範囲は、図6に示す場合と同様であり、その説明は適宜省略する。

【0145】

図6で示される場合と同様に、波形211に重ねて表されている四角は、位相誤差区間積算値を示す。すなわち、図8で示される例において、区間N、および区間N+1が切り変わる時刻に、同期パターン検出信号が挿入されており、波形211に重ねて表されている四角は、同期パターン検出信号挿入後の区間N+1における、それぞれ、区間ごとの位相誤差の積算値を示す。

【0146】

検出データは、図8で示される例において、ビットスリップが発生していない区間N-1において、Lチャンネルビットの検出データが配置されている。また、区間Nおよび区間N+1において、ビットスリップが発生し、同期パターンが検出されなかつたため、区間Nおよび区間N+1を通した2つの区間において、(L+L+1)チャンネルビットの検出データが配置されている。

【0147】

位相誤差区間積算値の絶対値は、図8で示される例において、同期パターン検出信号挿入後の区間N+1において、Cにおける位相誤差区間積算値の絶対値が最大となるので、Cで示される区間（の時刻）がビットスリップ補正位置となる。

【0148】

補間後の検出データは、図8で示される例において、ビットスリップが発生していないものとされた区間Nにおいて、Lチャンネルビットの検出データが配置される。換言すれば、同期パターン検出信号が挿入されるので、区間Nにおいて、Lチャンネルビットの検出データが配置され、区間N+1には、残りの(L+1)チャンネルビットの検出データが配置される。

【0149】

さらに、区間N+1における、(L+1)チャンネルビットの検出データは、補正により、Lチャンネルビットとされる。

【0150】

すなわち、ビットスリップ補正は、区間N+1の検出データLチャンネルビットのように実行される。

【0151】

補正される検出データの範囲は、区間211においては、再生信号そのものが変化してしまっているので、時間方向に補正をしたとしても、正常な検出データを得ることはできない。区間222においては、再生信号自体が回復しているので、時間方向の補正により、正常な検出データを検出することができる。

【0152】

このように、本発明の発明装置は、同期パターンが検出されなかつた場合、所定の時刻に同期パターン検出信号を挿入することで、同期パターンを補うことで、ビットスリップ後に検出される同期パターンの前のエラーを訂正することができる。

【0153】

図9乃至図13のフローチャートを参照して、補正プログラムを実行する再生装置の処理について説明する。

【0154】

図9は、再生装置による、再生の処理を説明するフローチャートである。

【0155】

ステップS1において、等化器31は、光ディスク、ハードディスク、またはデジタルビデオカセットなどの、装着された記録媒体から図示せぬピックアップが再生した再生信号を整形し、再生された再生信号をA/D変換部32に供給する。

【0156】

ステップS2において、A/D変換部32は、クロック生成部33から供給される再生クロックを基に、等化器31から供給されたアナログ信号である再生信号をデジタル信号に変換する。A/D変換部32は、変換により生成されたデジタル信号を、クロック生成部33および等化器34に供給する。

【0157】

ステップS3において、クロック生成部33は、位相誤差検出部41およびVC042からなり、PLL方式によりデジタル信号から再生クロックを生成する。

【0158】

ステップS4において、等化器34は、再生クロックを基に、デジタル信号のエッジ位置を時間方向に調整することにより、デジタル信号を整形し、整形したデジタル信号をデータ検出部35およびエラー補正部36に供給する。

【0159】

ステップS5において、データ検出部35は、ビタビ復号によりデジタル信号の誤りを訂正し、誤りを訂正したデジタル信号を検出データとして生成する。なお、ステップS5において、ビタビ復号に限らず、他の最尤復号方式によって誤りを訂正するようにしてもよい。

【0160】

ステップS6において、ビットスリップ補正の処理を実行して、ステップS1に戻り、上述した処理を繰り返す。

【0161】

ステップS6における、ビットスリップ補正の処理の詳細について、図10のフローチャートを参照して説明する。

【0162】

ステップS21において、同期検出部52は、同期パターンの検出処理を実行する。

【0163】

同期パターン補間モードにおける、ステップS21の処理に対応する、同期パターン検出の処理の詳細について、図11のフローチャートを参照して説明する。

【0164】

ステップS31において、同期検出部52は、同期パターンを検出する。例えば、同期検出部52は、記憶媒体の方式により定まる、検出データに含まれている特定のビット配列の同期パターンを検出する。

【0165】

ステップS32において、検出範囲設定部84は、再生クロックのカウント値に基づいて、同期パターンが検出される検出範囲を設定し、検出範囲内において同期パターンが検出されたかを否かを判定する。ステップS32において、検出範囲内に同期パターンが検出されていないと判定された場合、ステップS33に進み、同期パターン検出信号挿入部85は、同期パターンを補間して、処理は終了する。例えば、ステップS33において、同期パターン検出信号部85は、予め定められた期間（正常同期パターンと一致する時刻）に同期パターンを挿入する。

【0166】

ステップS32において、検出範囲内に同期パターンが検出されたと判定された場合、同期パターンを補間する必要は無いので、ステップS33の処理はスキップされ、処理は終了する。

【0167】

図10に戻り、ステップS22において、位相誤差検出部51は、等化器34から供給された等化後振幅情報と再生クロックとの位相誤差を検出して、位相誤差を示す位相誤差信号をビットスリップ補正部53に供給する。

【0168】

ステップS23において、ビットスリップ補正部53は、再生クロックを基に、同期検出部52より検出された同期信号と、予め定めた期間との差をずれ量として検出する。

【0169】

ステップS24において、ビットスリップ補正部53は、補正情報算出の処理を実行する。

【0170】

ステップS24における、補正情報算出の処理の詳細について、図12のフローチャートを参照して説明する。

【0171】

ステップS41において、位相誤差検出部92は、所定の区間において検出された位相誤差を積算することにより、位相誤差区間積算値を算出する。

【0172】

ステップS42において、ビットスリップ判定部81は、位相誤差区間積算値の絶対値の最大値を検出する。

【0173】

ステップS43において、位相誤差最大時刻記憶部93は、最大の位相誤差区間積算値の絶対値が検出された時刻であるビットスリップ補正位置を検出して、処理は終了する。

【0174】

再度、図10に戻り、ステップS25において、ビットスリップ補正部53は、FIFO制御の処理を実行して、ビットスリップの補正処理は終了する。

【0175】

ステップS25における、FIFO制御の処理の詳細について、図13のフローチャートを参照して説明する。

【0176】

ステップS51において、FIFO制御部82は、ビットスリップ判定部81より、ずれ量を示すビットスリップ補正量、およびずれ発生時刻を示すビットスリップ補正位置を取得する。

【0177】

ステップS52において、FIFO制御部82は、0以外のずれ量が検出された場合、ずれ量に対応して時間方向に移動させるように制御する制御信号を、FIFOバッファ83に供給して、FIFOバッファ83の書き込みおよび読み出しを制御する。FIFOバッファ83は、FIFO制御部82から供給された制御情報を基に、検出データをずれ量に対応して時間方向に移動させることで、ビットスリップに対応する検出データの補正を行い、補正された検出データを出力して、処理は終了する。

【0178】

図14乃至図17を参照して、ステップS52における、FIFOバッファ83による検出データの補正を説明する。

【0179】

図14は、ビットスリップ補正量が0未満である場合の、検出データの個数を増やすように制御されるFIFOバッファ83における、検出データの補正を説明する図である。

【0180】

FIFOバッファ83は、ビットスリップ補正情報を基に、FIFO制御部82より供給されるRE(Read Enable)信号、およびWE(Write Enable)信号により制御される。FIFOバッファ83は、RE信号がオン(例えば、1である)の場合、再生クロックに同期して、記憶している検出データを順に出力し、RE信号がオフ(例えば、0である)の場合、再生クロックに同期して、同じ検出データを繰り返して出力する。

【0181】

また、FIFOバッファ83は、WE信号がオン（例えば、1である）の場合、再生クロックに同期して、データ検出部35から供給された検出データを順に記憶し、WE信号がオフ（例えば、0である）の場合、再生クロックに同期して、1つ前に記憶した検出データに上書きするように、検出データを記憶する。

【0182】

図14乃至図17において、A乃至Eの文字が付された四角は、それぞれ検出データに含まれている、1つのチャンネルビットを示す。

【0183】

図14の左側で示されるように、データ検出部35から、Aであるチャンネルビット、Bであるチャンネルビット、Cであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットが、順に、FIFOバッファ83に供給された場合を例に説明する。

【0184】

FIFOバッファ83は、WE信号がオンである期間に供給された、A乃至Eであるチャンネルビットを順に記憶する。

【0185】

FIFOバッファ83は、RE信号がオンである期間、再生クロックに同期して、順に記憶されているA乃至Eであるチャンネルビットを、その順に従って出力する。

【0186】

FIFOバッファ83は、図14で示される例において、供給されるA乃至Eの検出データに対して、WE信号を常にオンにし、RE信号をCを読み出す時刻において、オフにすることにより、FIFOバッファ83は、Aであるチャンネルビット、Bであるチャンネルビット、Cであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットを出力する。

【0187】

図15は、検出データを増やすように制御するFIFOバッファ83における、データ制御を示すタイミングチャートである。

【0188】

図15で示される例において、供給される検出データは、図14左側のデータ列に対応する。図15で示される例において、Aであるチャンネルビット、Bであるチャンネルビット、Cであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットからなる検出データが順にFIFOバッファ83に供給される。

【0189】

WE信号は、FIFO制御部82から、FIFOバッファ83へ供給される書き込み制御情報である。FIFOバッファ83は、WE信号がオンである場合、再生クロックに同期して、書き込みポインタ（WritePointer）を進め、供給された検出データに含まれるチャンネルビットを記憶して、WE信号がオフである場合、書き込みポインタを進めることなく、供給された検出データに含まれるチャンネルビットを記憶する。

【0190】

図15で示される例において、WE信号は常にオンであるので、FIFOバッファ83は、供給される検出データを検出順に記憶する。

【0191】

図中の格納されている検出データは、FIFOバッファ83に記憶されている検出データである。供給された検出データ、すなわち、Aであるチャンネルビット、Bであるチャンネルビット、Cであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットが、順に記憶されている。

【0192】

なお、図中の格納されている検出データは、供給される検出データと比較して、再生クロックの1クロック分遅れているが、これは、検出データの格納処理が、1クロック遅延

して実行されることを示す。

【0193】

RE信号は、FIFO制御部82から、FIFOバッファ83へ供給される読み込み制御情報である。FIFOバッファ83は、RE信号がオンである場合、再生クロックに同期して読み出しぴンタ(ReadPointer)を進めて、読み出しぴンタによって示されるチャンネルビットを出力し、RE信号がオフである場合、読み出しぴンタを進めることなく、読み出しぴンタによって示されるチャンネルビットを出力する。

【0194】

図15で示される例において、RE信号は、AまたはBであるチャンネルビットを読み出す場合に、オンとされ、Cであるチャンネルビットを読み出す場合にオフとされ、さらに、DまたはEであるチャンネルビットを読み出す場合に、オンとされている。

【0195】

したがって、FIFOバッファ83は、Cであるチャンネルビットを読み出したあとに、読み出しぴンタを進めないので、Cであるチャンネルビットを2度読みすることにより、格納されている検出データに比較して、出力する検出データの数を1つ増加させる。

【0196】

図15で示される例において、Aであるチャンネルビット、Bであるチャンネルビット、Cであるチャンネルビット、Cであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットからなる検出データが、順に出力されている。

【0197】

なお、出力される検出データは、格納されている検出データと比較して、再生クロックの1クロック分時間方向にずれているが、これは、検出データの出力が、1クロック分遅延して実行されることを示す。

【0198】

図16は、ビットスリップ補正量が0を超える場合の、検出データの個数を減らすように制御されるFIFOバッファ83における、検出データの補正を説明する図である。

【0199】

図16におけるFIFOバッファ83における、検出データの補正処理は、図14に示す場合と同様であり、その説明は適宜省略する。

【0200】

図16の左側で示されるように、Aであるチャンネルビット、Bであるチャンネルビット、Cであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットが、順に、FIFOバッファ83に供給される。

【0201】

図16で示される例において、WE信号はCであるチャンネルビットを記憶する時刻にオフとされているので、FIFOバッファ83は、RE信号がオフの場合、1つ前に記憶した検出データに上書きするので、Cであるチャンネルビットに、Dであるチャンネルビットを上書きすることで、Aであるチャンネルビット、Bであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットを順に記憶する。

【0202】

FIFOバッファ83は、Aであるチャンネルビット、Bであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットを、その順に従って出力する。

【0203】

図17は、検出データを減らすように制御するFIFOバッファ83における、データ制御を示すタイミングチャートである。

【0204】

図17における再生クロック乃至出力される検出データは、図15に示す場合と同様であり、その説明は適宜省略する。

【0205】

図17に示される例において、WE信号は、AまたはBであるチャンネルビットが供給さ

れる場合に、オンとされ、Cであるチャンネルビットが供給される場合に、オフとされ、さらに、DまたはEであるチャンネルビットが供給される場合に、オンとされている。

【0206】

したがって、この場合、FIFOバッファ83は、Cであるチャンネルビットを書き込んだ後に、書き込みポインタを停止させることで、Cであるチャンネルビットに、Dであるチャンネルビットを上書きすることにより、記憶する検出データのデータ数を1つ減少させる。

【0207】

すなわち、FIFOバッファ83は、Aであるチャンネルビット、Bであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットを、順に記憶する。

【0208】

RE信号は、図17で示される例において、常にオンであるので、FIFOバッファ83は、記憶している検出データを順に出力する。

【0209】

FIFOバッファ83は、Aであるチャンネルビット、Bであるチャンネルビット、Dであるチャンネルビット、およびEであるチャンネルビットを、順に出力する。

【0210】

なお、FIFOバッファ83は、FIFOバッファに限らず、一般的なメモリを使用するようにしてもよい。例えば、アドレス指定が一般的なメモリにおいて、検出データを増やしたい場合において、メモリの書き込みアドレスを、再生クロックに対応して、常に1増加させるようにし、メモリからの読み出しアドレスを、操作をしたい場所に停止させるか、または必要量戻せるようにしてもよい。また、検出データを減らしたい場合において、メモリの書き込みアドレスを、操作をしたい場所に停止させるか、または必要量戻せるようにし、メモリからの読み出しアドレスは、再生クロックに対応して、常に1増加されるような回路構成にするようにしてもよい。

【0211】

一般的なメモリを使用した場合における、回路構成は、FIFOバッファを使用した場合の回路構成と同様である。

【0212】

上述した一連の処理は、ハードウェアにより実行させることもできるが、ソフトウェアにより実行させることもできる。一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

【0213】

この記録媒体は、図2に示すように、コンピュータとは別に、ユーザにプログラムを提供するために配布される、プログラムが記録されている磁気ディスク71（フレキシブルディスクを含む）、光ディスク72（CD-ROM(Compact Disc-Read Only Memory)、DVD(Digital Versatile Disc)を含む）、光磁気ディスク73（MD(Mini-Disc)（商標）を含む）、若しくは半導体メモリ74などよりなるパッケージメディアにより構成されるだけでなく、コンピュータに予め組み込まれた状態でユーザに提供される、プログラムが記録されているROMや、記憶部に含まれるハードディスクなどで構成される。

【0214】

なお、上述した一連の処理を実行させるプログラムは、必要に応じてルータ、モ뎀などのインターフェースを介して、ローカルエリアネットワーク、インターネット、デジタル衛星放送といった、有線または無線の通信媒体を介してコンピュータにインストールされるようにしてもよい。

【0215】

また、本明細書において、記録媒体に格納されるプログラムを記述するステップは、記

載された順序に沿って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

【0216】

なお、本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

【図面の簡単な説明】

【0217】

【図1】従来の再生装置を示すブロック図である。

【図2】本発明の再生装置の一実施の形態の構成を示すブロック図である。

【図3】同期検出部およびビットスリップ補正部の詳細を示すブロック図である。

【図4】位相誤差の検出を説明する図である。

【図5】ビットスリップが発生した場合の、連続する同期パターンに対する、ずれ量の検出およびそれが発生したと予測される時刻の検出を示すタイミングチャートである。

【図6】ビットスリップが発生した場合の、ビットスリップ発生位置の算出方法を示す図である。

【図7】同期パターン補間モードにおいて、同期パターンが検出されなかつた場合の、同期パターン検出信号の挿入を説明するタイミングチャートである。

【図8】同期パターンを補間した場合の、ビットスリップ発生位置の算出方法を示す図である。

【図9】再生の処理を説明するフローチャートである。

【図10】ビットスリップ補正を説明するフローチャートである。

【図11】同期パターン検出の詳細を説明するフローチャートである。

【図12】補正情報算出の処理の詳細を説明するフローチャートである。

【図13】FIFOの制御の処理の詳細を説明するフローチャートである。

【図14】検出データの補正を説明する図である。

【図15】検出データの補正を説明する図である。

【図16】検出データの補正を説明する図である。

【図17】検出データの補正を説明する図である。

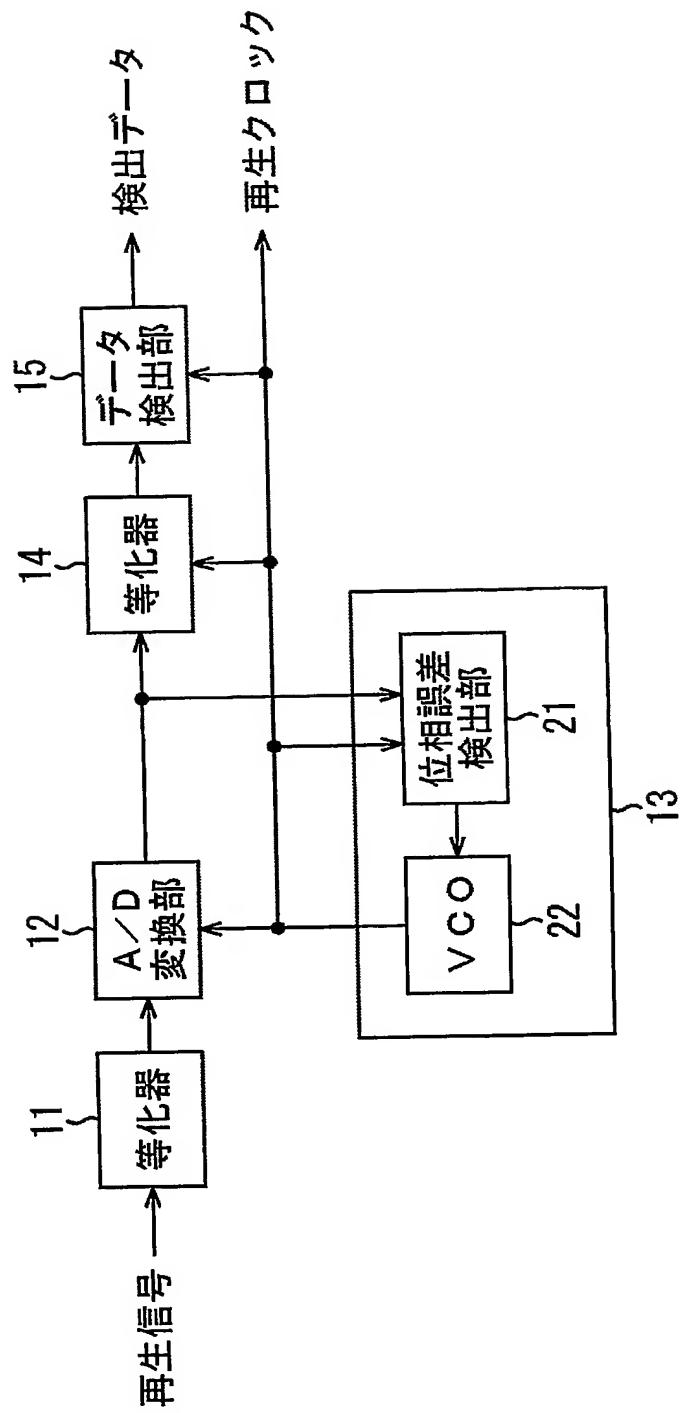
【符号の説明】

【0218】

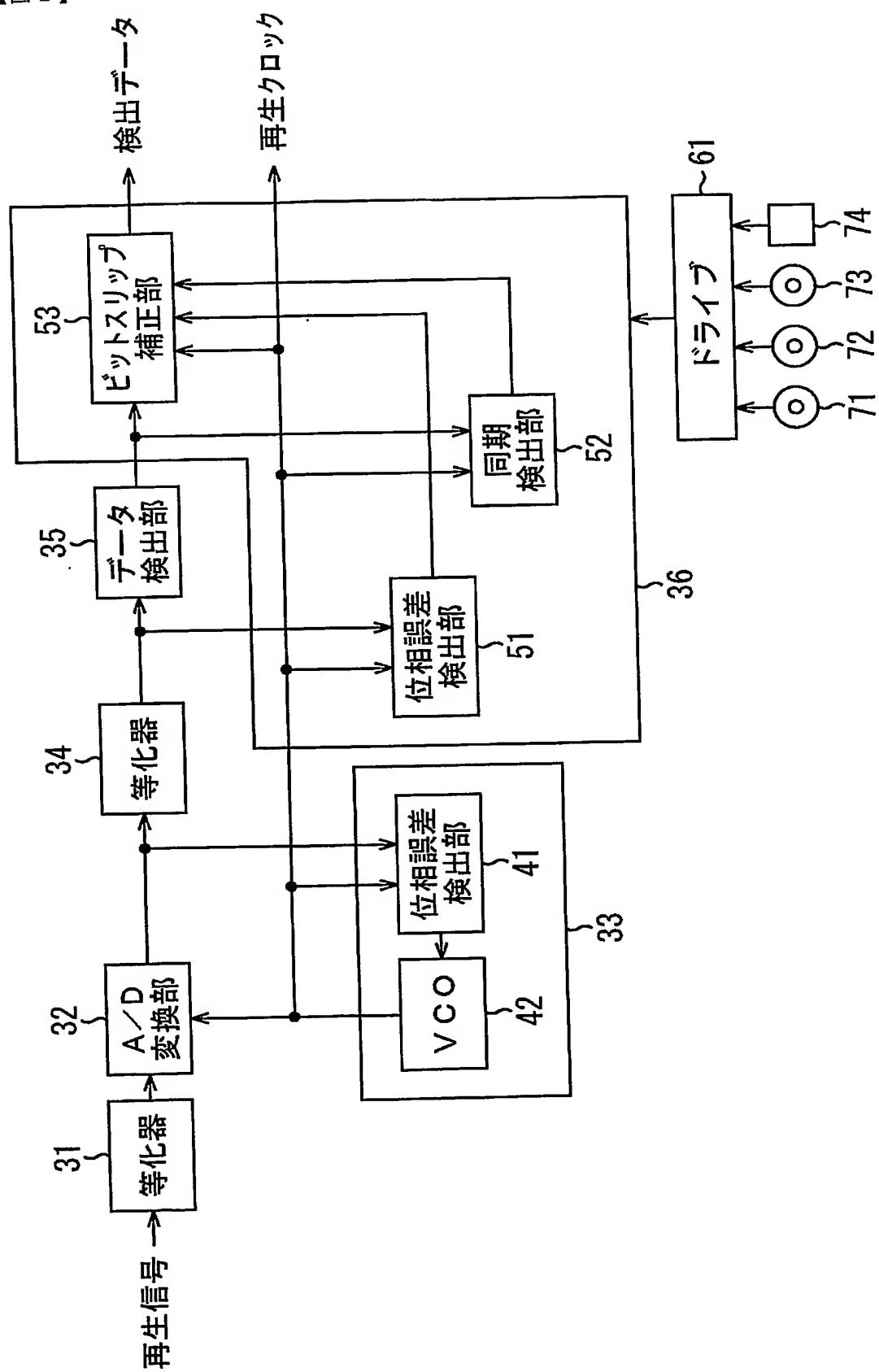
31 等化器, 32 A/D変換部, 33 クロック生成部, 34 等化器,
 35 データ検出部, 36 エラー補正部, 41 位相誤差検出部, 42 VCO,
 51 位相誤差検出部, 52 同期検出部, 53 ビットスリップ補正部, 61
 ドライブ, 71 磁気ディスク, 72 光ディスク, 73 光磁気ディスク,
 74 半導体メモリ, 81 ビットスリップ判定部, 82 FIFO制御部, 83 FI
 FO, 84 検出範囲設定部, 85 同期パターン検出信号挿入部, 91 同期パター
 ン間隔カウンタ, 92 位相誤差積算部, 93 位相誤差最大時刻記憶部

【書類名】 図面
【図 1】

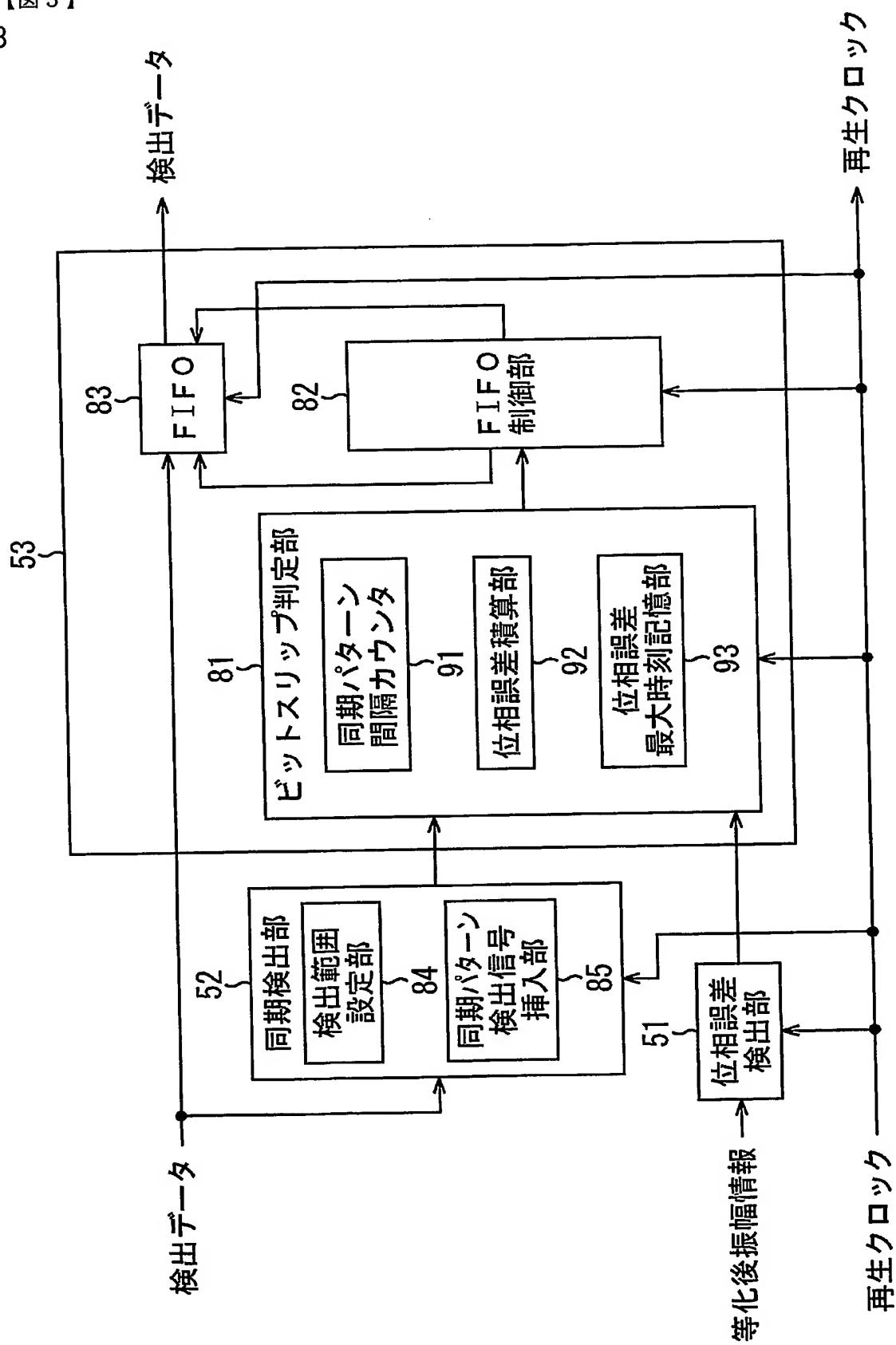
四一



【図2】



【図3】
図3



【図4】
図4

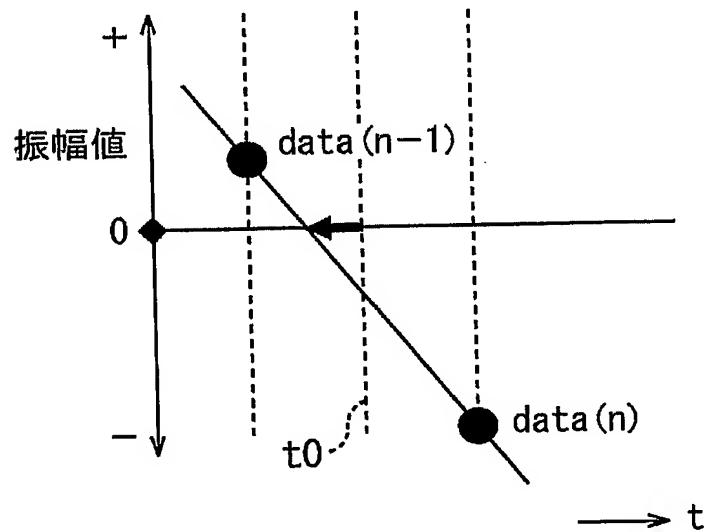
再生クロック

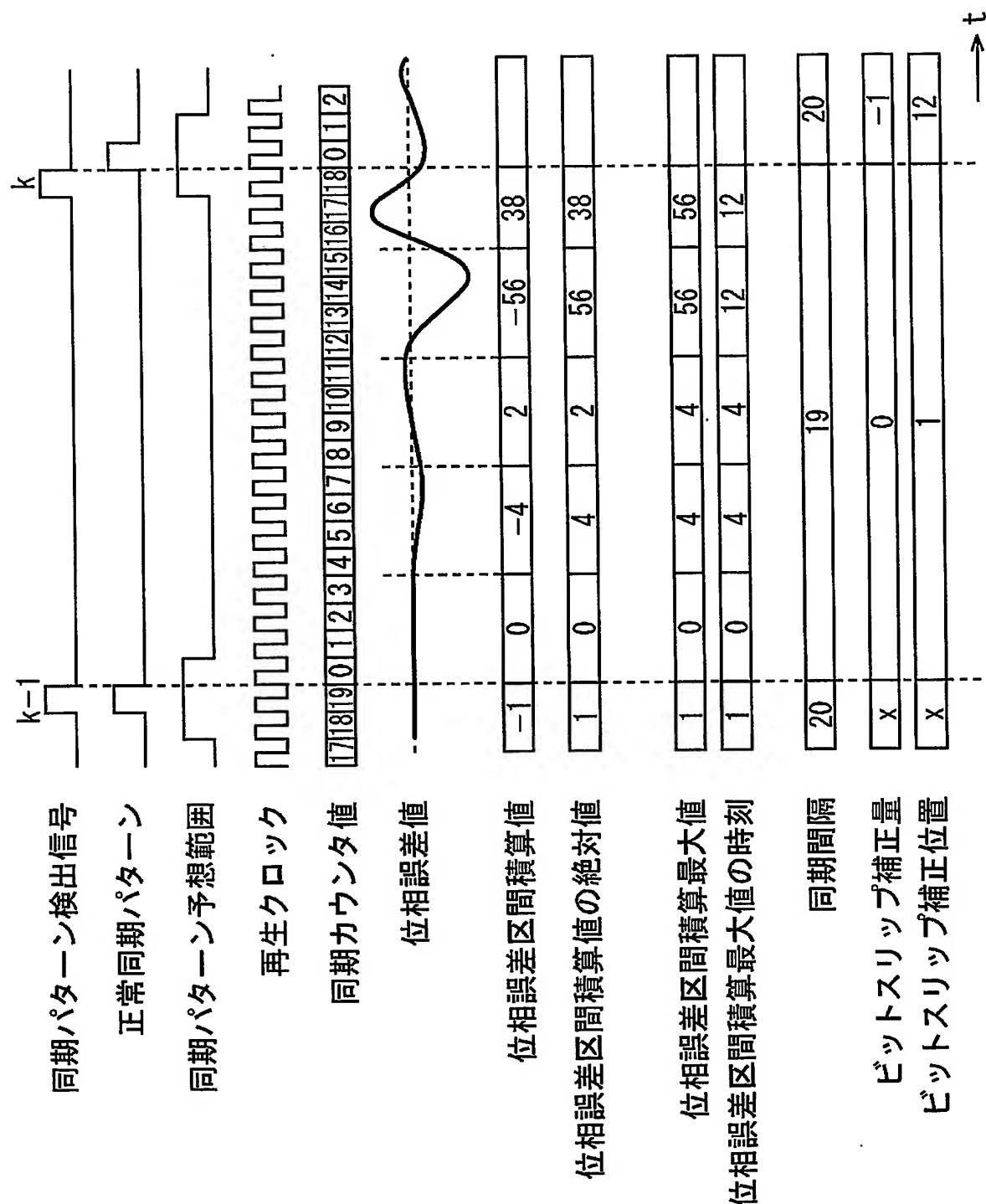


検出データ

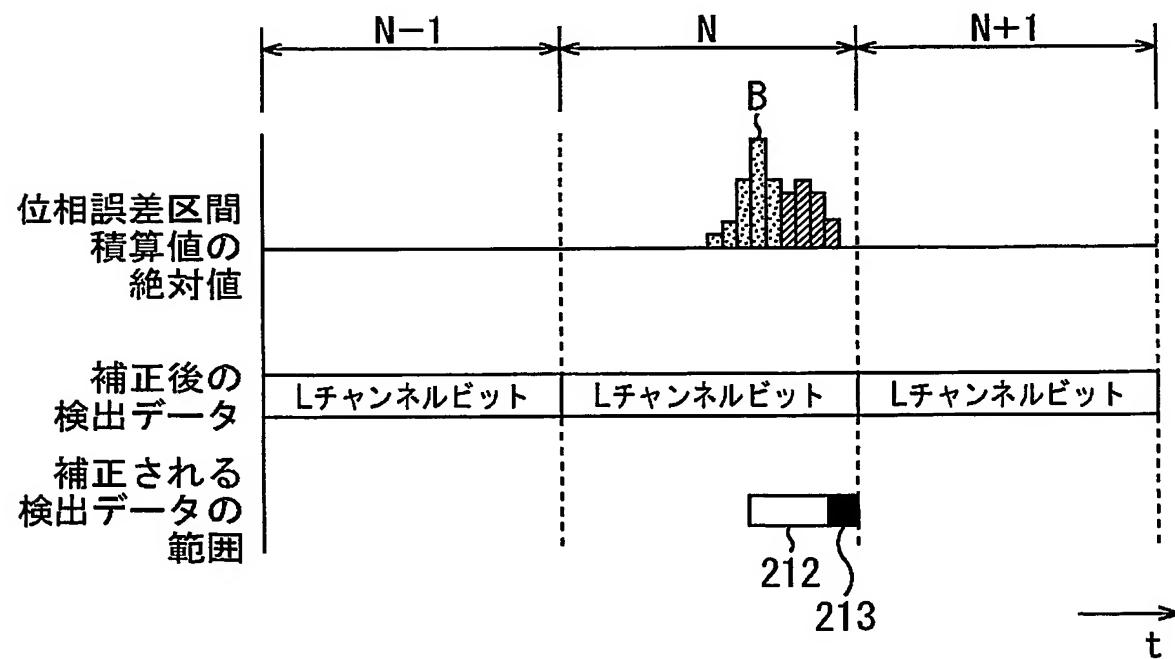
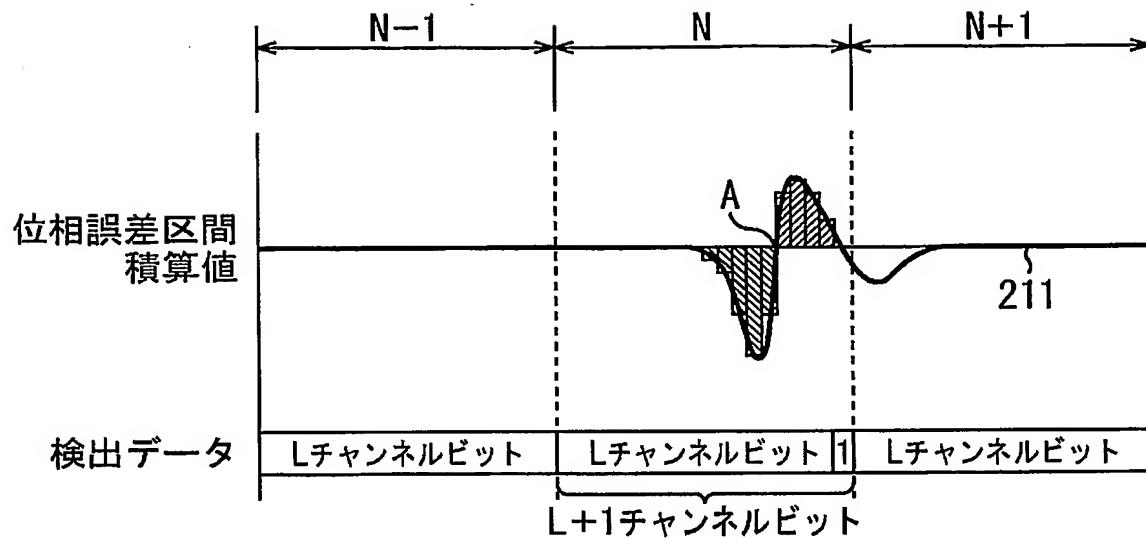
| | | |
|---|---|---|
| 1 | 1 | 0 |
|---|---|---|

等化後振幅情報

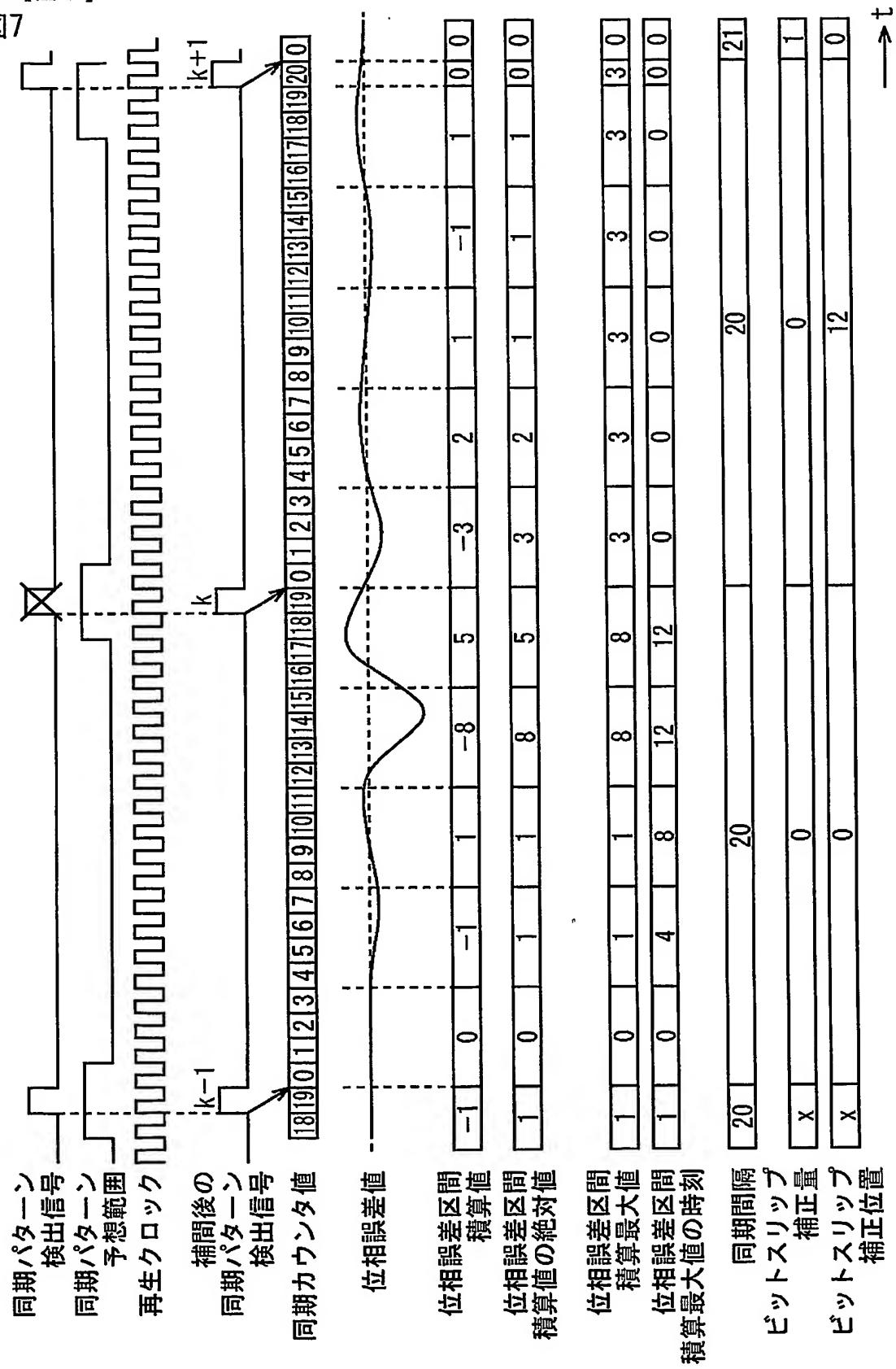


【図5】
図5

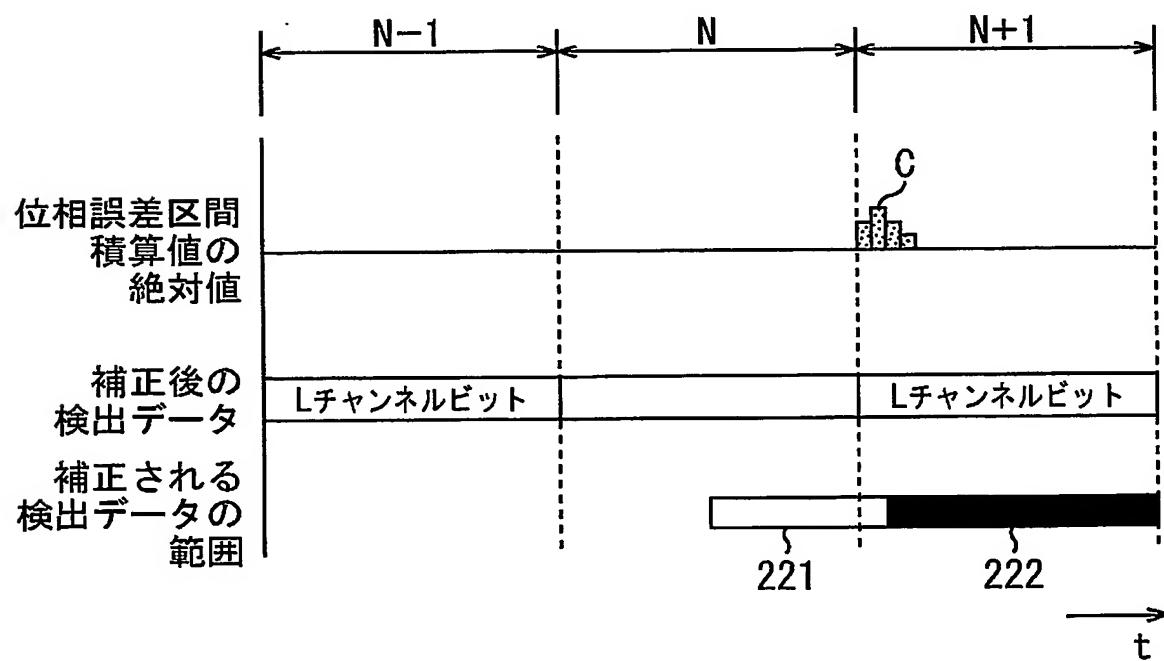
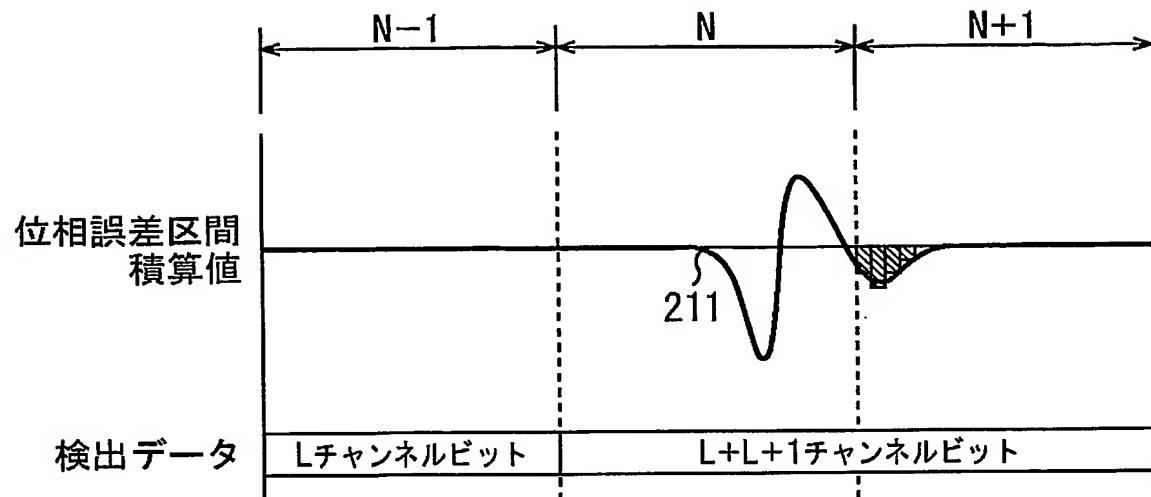
【図6】
図6



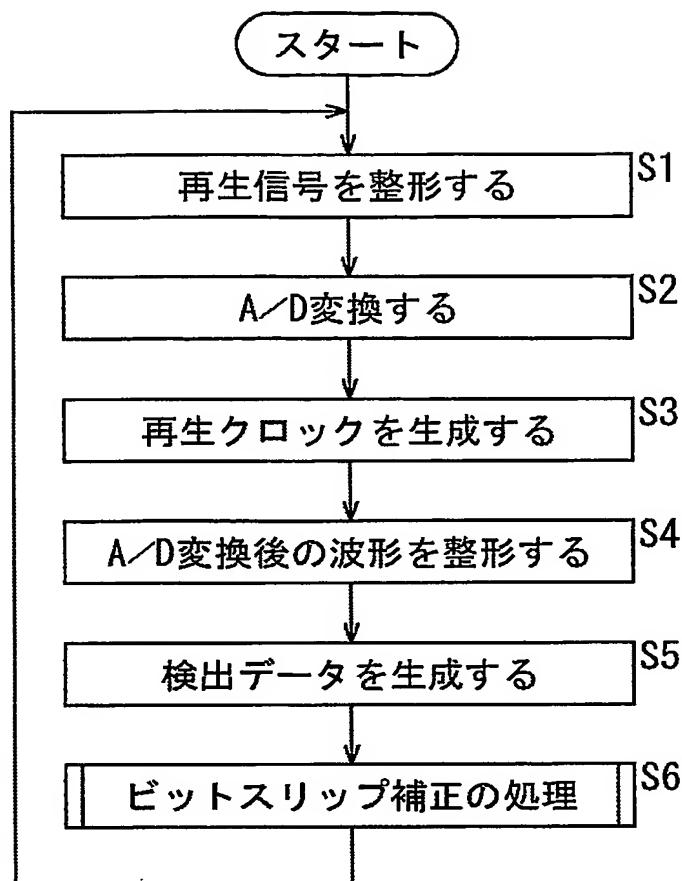
【図7】



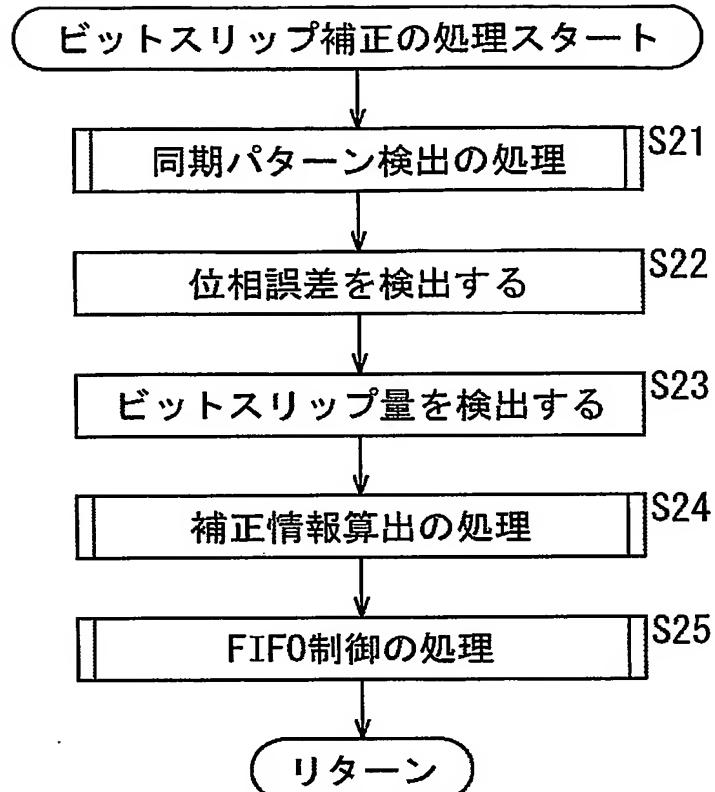
【図8】



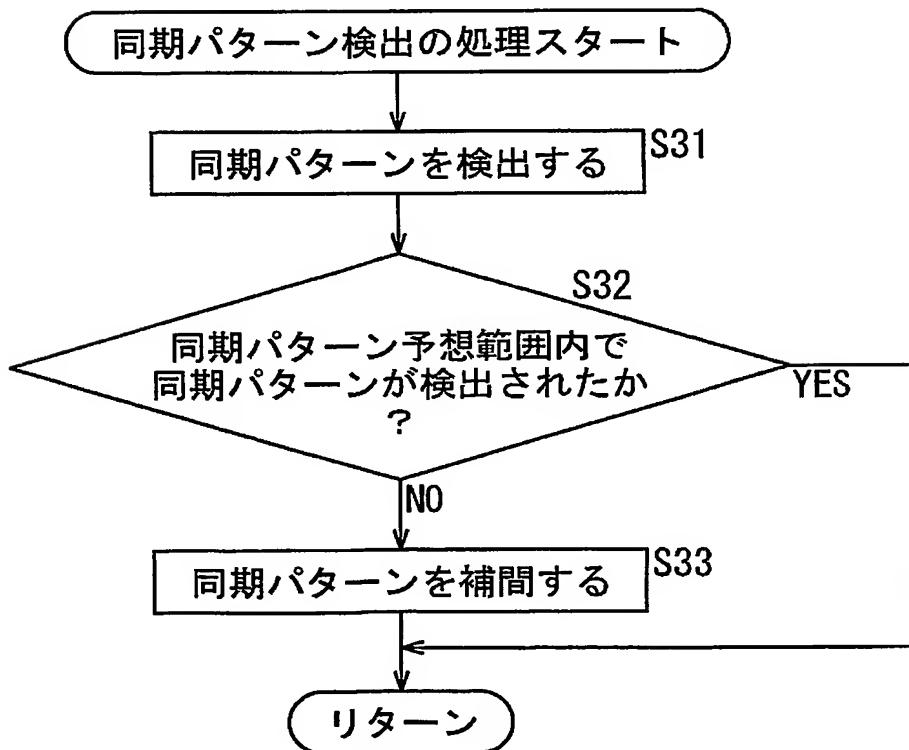
【図9】
図9



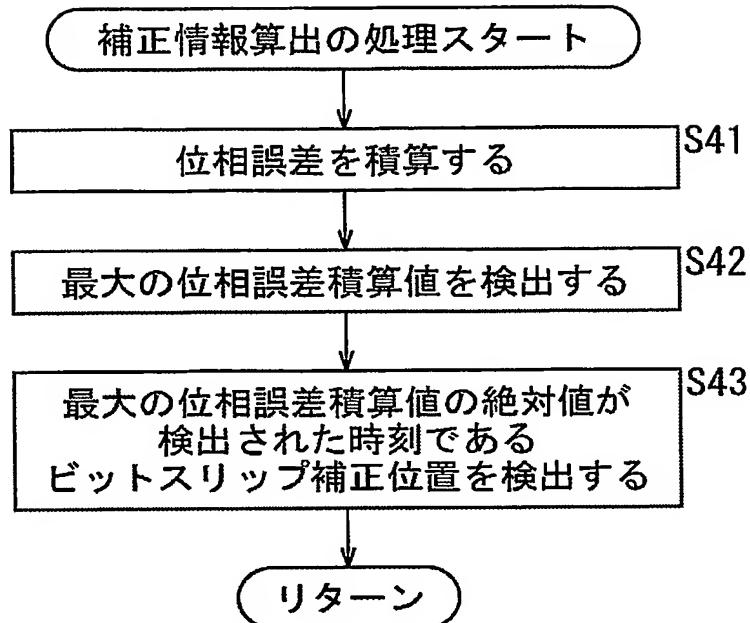
【図10】
図10



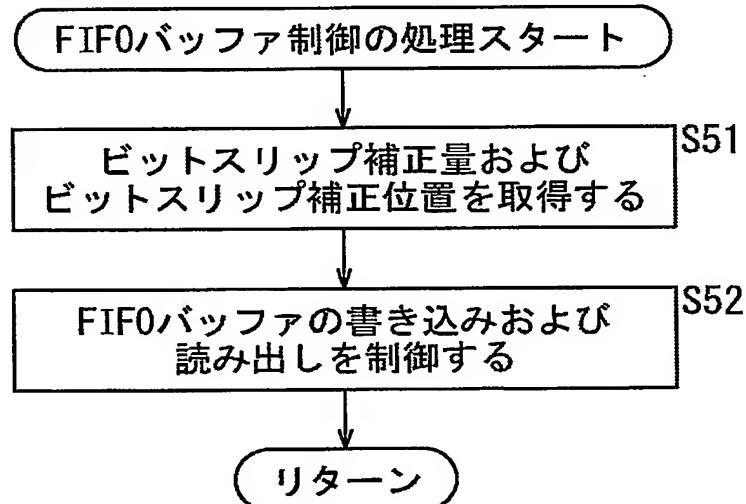
【図11】
図11



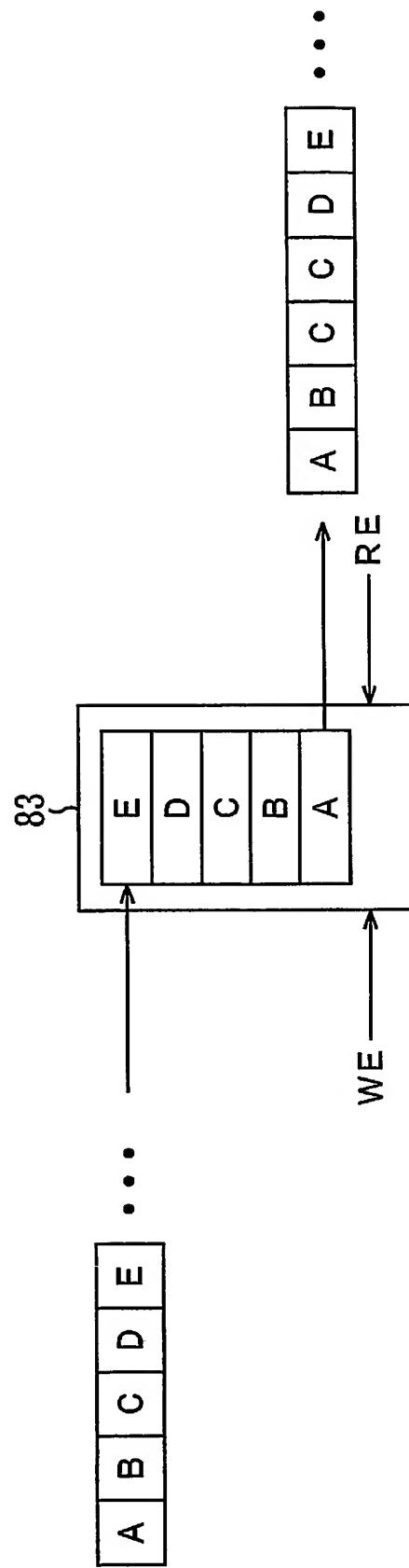
【図12】
図12



【図13】
図13

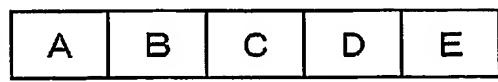


【図14】
図14

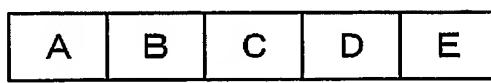


【図15】
図15

再生クロック

供給される
検出データ

WE

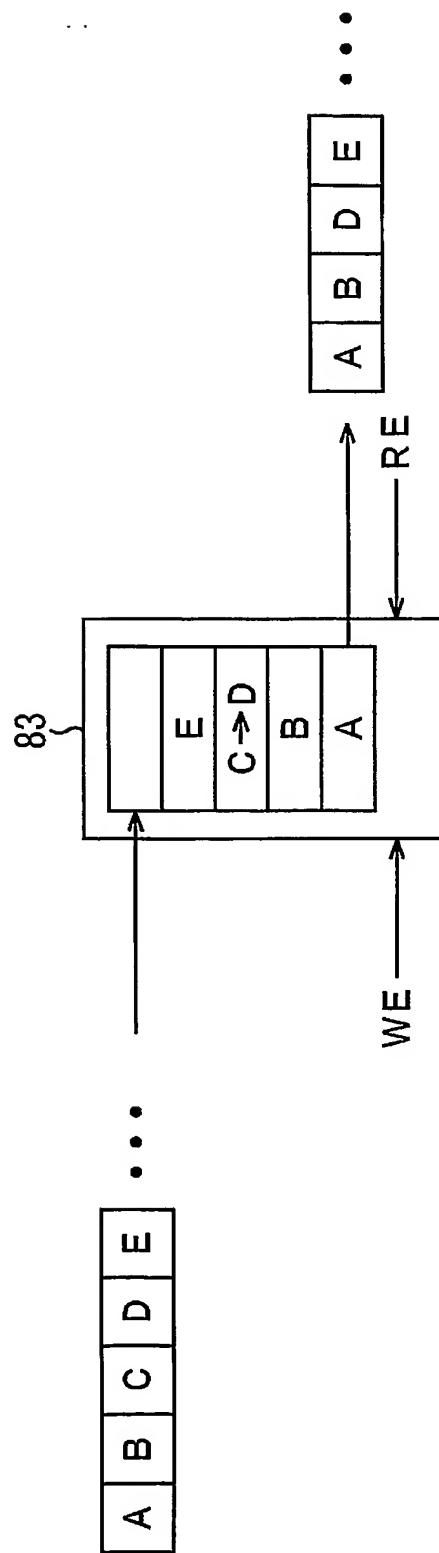
格納されている
検出データ

RE

出力される
検出データ

A horizontal arrow pointing to the right, labeled "t", representing time.

【図16】
図16



【図17】
図17

再生クロック 

供給される
検出データ

| | | | | |
|---|---|---|---|---|
| A | B | C | D | E |
|---|---|---|---|---|

WE 

格納されている
検出データ

| | | | | |
|---|---|---|---|--|
| A | B | D | E | |
|---|---|---|---|--|

RE 

出力される
検出データ

| | | | | |
|---|---|---|---|--|
| A | B | D | E | |
|---|---|---|---|--|

→ t

【書類名】要約書

【要約】

【課題】バーストエラーが発生した場合、その後に検出される同期パターン以前のエラーを訂正し、エラーをより少なくすることができるようとする。

【解決手段】ビットスリップ補正部53のビットスリップ判定部81は、位相誤差検出部51より検出される位相誤差信号、同期検出部52により検出される同期パターン信号、再生クロック、および検出データを基に、ビットスリップ補正量、およびビットスリップ補正位置を算出し、FIFO制御部82は、ビットスリップ補正量、およびビットスリップ補正位置を基にFIFOバッファ83を制御することで、ビットスリップ補正をする。これにより、バーストエラーが発生した場合、その後に検出される同期パターン以前のエラーを訂正し、エラーをより少なくすることができる。本発明は、再生装置に適用できる。

【選択図】図3

特願 2003-388318

出願人履歴情報

識別番号

[000002185]

1. 変更年月日

[変更理由]

1990年 8月30日

新規登録

東京都品川区北品川6丁目7番35号

ソニー株式会社

住所

氏名

BEST AVAILABLE COPY